

(Version 0.11: 2016/11/21)

目录

一、简介.....	2
二、特征.....	2
三、管脚分配.....	5
封装脚位图.....	5
管脚描述.....	7
PAD 图.....	10
四、存储器.....	12
4.1 程序存储器.....	12
4.2 数据存储器.....	12
4.3 特殊功能寄存器.....	13
4.4 特殊功能寄存器表.....	14
4.5 特殊功能寄存器描述.....	17
4.5.1 与系统相关特殊功能寄存器描述.....	17
4.5.2 与中断及看门狗相关特殊功能寄存器描述.....	23
4.5.3 与 IO 口相关特殊功能寄存器描述.....	26
4.5.4 与定时器 0 相关特殊功能寄存器描述.....	37
4.5.5 与定时器 1 及 PWP 相关特殊功能寄存器描述.....	38
4.5.6 与 PWM 相关特殊功能寄存器描述.....	39
4.5.7 与 SPI 相关特殊功能寄存器描述.....	44
4.5.8 与 ADC 相关特殊功能寄存器描述.....	46
4.5.9 与 I2C 相关特殊功能寄存器描述.....	49
4.5.10 与 UART 相关特殊功能寄存器描述.....	51
4.5.11 与 VReference 相关特殊功能寄存器描述.....	53
4.5.12 与 USB 相关特殊功能寄存器描述.....	54
五、功能描述.....	62
5.1 TCC/WDT 预分频器.....	62
5.2 I/O 端口.....	63
5.3 复位和唤醒.....	64
5.4 中断.....	65
5.5 振荡器.....	66
六、绝对最大范围.....	68
七、电气特性.....	69
八、封装尺寸图.....	71

一、简介

TX645是一个内嵌全速USB接口具有低功耗和高速CMOS工艺的8位微处理器。它的操作核心由RISC类体系结构实现。有3个脉冲宽度调制输出和1个SPI的通讯接口。同时也增强了单片机的其它内部特性，如暂停、唤醒功能、振荡器选择和可编程分频器等，增加了单片机的使用灵活性，而这些特性也同时保证实际应用时只需要最少的外部器件，进而降低了整个产品的成本。此单片机广泛被应用在马达驱动、工业控制、消费性产品和子系统控制器等场合。

采用 16 位精简指令集并拥有高达 256 字节的 RAM，程序可方便的访问控制器内部的 8192 * 16 bits ROM 空间及 RAM 空间而不需要执行繁琐的换页功能。采用特殊功能寄存器与 RAM 统一寻址的方式。

TX645是属于一次可编程(One-Time Programmable, OTP)单片机，配合使用我们提供的程序开发工具，可简单有效的更新程序，给设计者提供了快速有效的开发途径。

二、特征

- 高性能、低功耗的8位微处理器
- 先进的RISC结构
 - 58条指令 – 大多数指令执行时间为单个指令周期
- 外设特点
 - 兼容 USB V1.1 全速设备
 - 兼容 USB HID 类设备
 - 内建 3.3V LDO for USBPHY (D+, D-), 内核
 - 内建 2.4V LDO for PLL
 - 集成 SIE (Serial Interface Engine)、FIFO
 - 集成 PLL, 可编程 4X / 8X 倍频
 - 支持 4 个端点 (1 个控制端点+3 个 I/O 端点), 支持端点型态(INT, BULK, ISO), 每个端点 64 字节 FIFO.
 - 自动处理 Transaction 协议, 降低软件开销
 - 提供每个端点的硬件中断
 - 软件可控制的 USB 连接与断开
 - 一个具有预分频器及中断功能和时钟源选择与触发边沿选择的 8 位定时器
 - 一个具有预分频器及中断功能的 8 位脉宽比较器
 - 一个具有独立振荡器的内部看门狗
 - 三个与 IO 口复用的外部中断输入
 - 芯片内置电阻电容振荡器
 - 烧录电路接口及程序代码保护功能
 - 低电压侦测 (LVD) 功能

- 低电压复位 (LVR) 功能
- 45 I/O, 其中 P5, P6, P76, P77, P8, P9 具有唤醒功能
- 3 通道 8bits PWM/PTMR, PWM1 與 PWM2 可以設定串接成 1 通道 16bits PWM/PTMR
- 16 通道 10-bits ADC
- 1 个 SPI 接口
- 1 个 UART 接口
- 1 个 I2C 接口
- 1 个可编程 Reference level 输出.

· 特殊的处理器特点

- 上电复位及掉电检测
- 片内经过标定的 RC 振荡器
- 片内/片外有多个硬件中断源
 1. 外部中断 3 组(INT1, INT2, INT3)。
 2. TCC 溢出中断。
 3. Timer1 比较器匹配中断。
 4. IO 口改变中断 (从睡眠模式唤醒)
 5. SPI1 中断。
 7. WDT timeout 中断。
 8. UART 中断。
 9. Low-voltage detection 中断。
 10. PTMR1/PWM1, PTMR3/PWM3 比较器匹配中断。
 11. PTMR2/PWM2 比较器匹配中断。
 12. USB 中断。
 13. ADC 中断。
 14. I2C 中断。
- **16 级堆栈 (CALL or PUSH), 使用 32 * 8bit RAM (SRAM 中的高 32 位)**
- 两种睡眠模式, 暂停与唤醒特性可以节省功耗
- 指令为 16 位宽, 对所有寄存器、RAM 的访问都不需要分页; 程序 ROM 也不需要分页
- 表格读取功能
- 直接和间接数据寻址模式
- 位操作指令
- 编程选择振荡的起振时间
- 支持 GREEN mode, TCC, TMR1, PWMx 于 MCU 睡眠仍可工作, 并由 INTx, TCC 与 TMR1 可唤醒 MCU.

· 存储器

- 8K * 16bit 程序存储器 (OTP ROM)
- 256 * 8bit 数据存储器
- 256 * 8bit 特殊功能寄存器
- 256 * 8bit USB 数据存储器

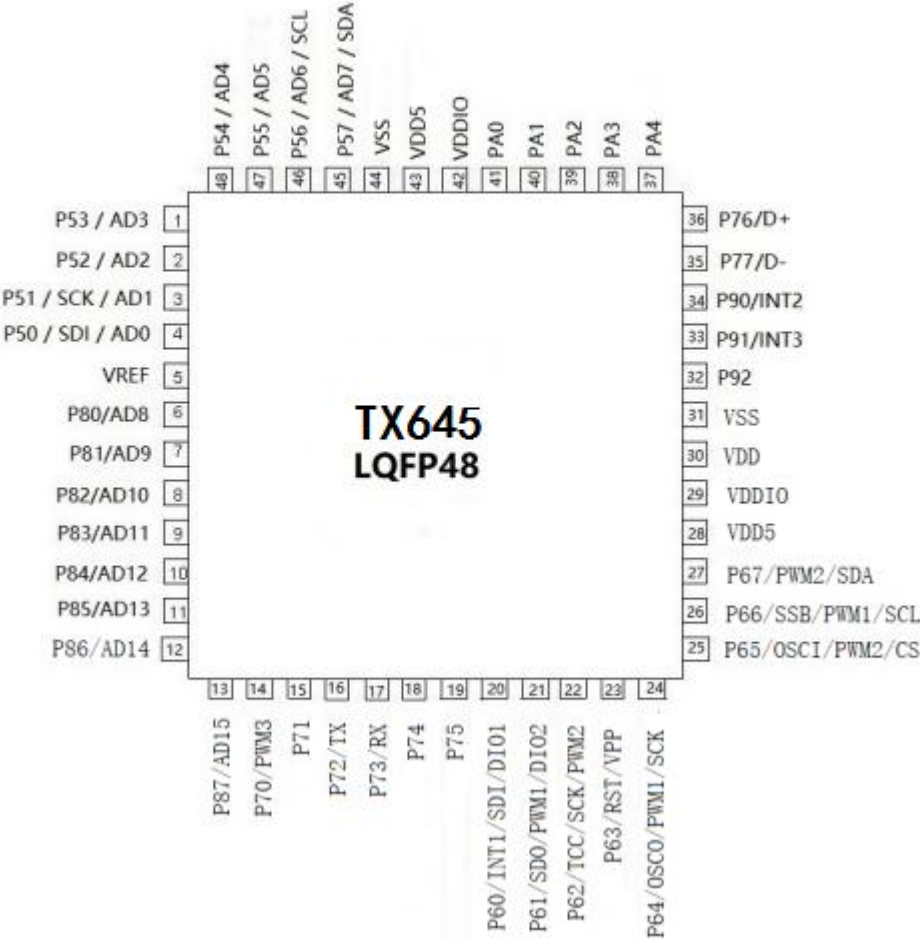
· IO 和封装

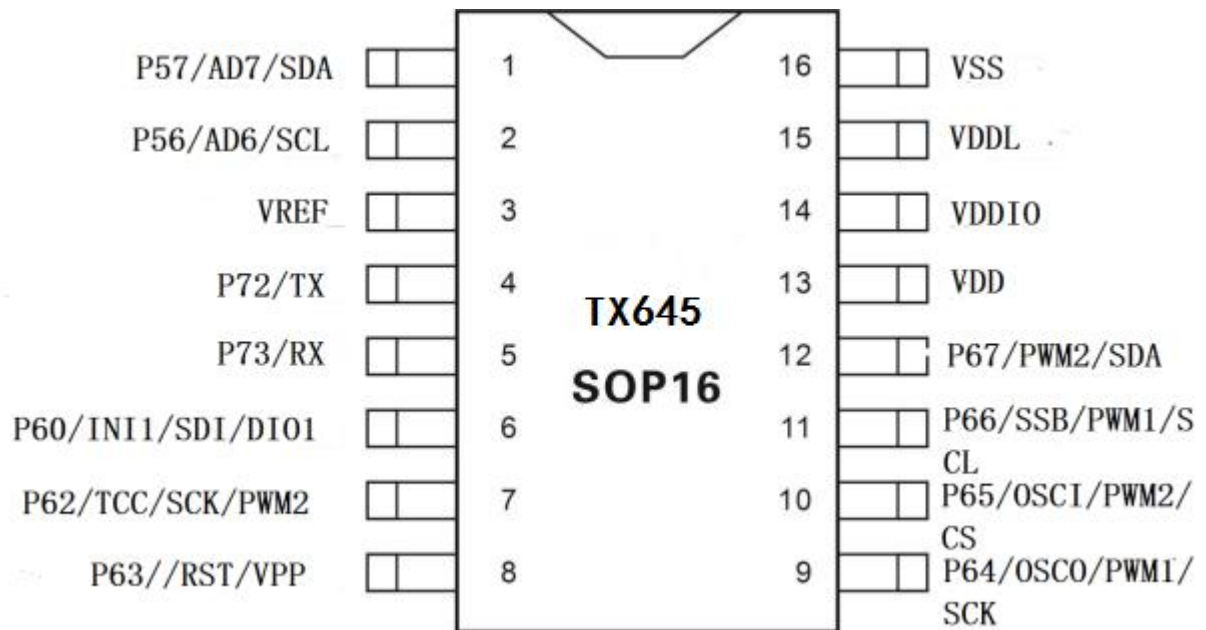
- 45 个可用 IO

- 适用的温度范围：-40 ~ 85°C
- 工作电压范围： 2.4 ~ 5.5V (MCU w/o USB peripheral), 3.3~5.5V (USB peripheral)
- 工作频率范围
 - i. 晶体类型：在 5V 时 DC~12MHz, 在 3V 时 DC~12MHz, 在 2.4V 时, DC~8MHz.
 - ii. 内部 RC 类型：有 8MHz、4MHz、1MHz、455KHz 可以选。
- TX645 25°C 时的功耗：
 - 1. 正常模式：在 5V/4MHz 时，小于 1.5mA
在 3V/32768 时，典型 25uA
 - 2. 睡眠模式：小于 5uA

三、管脚分配

封装脚位图





管脚描述

引脚名称	引脚号	I/O/P 类型	缓冲器类型	功能
P50 / SDI / AD0 P50 AD0		I/O I	ST/TTL AN	数字 I/O 引脚，可软件设为下拉,IO 口改变从睡眠模式唤醒 Analog CH#0
P51 / SCK / AD1 P51 AD1		I/O I	ST/TTL AN	数字 I/O 引脚，可软件设为下拉,IO 口改变从睡眠模式唤醒 Analog CH#1
P52 / AD2 P52 AD2		I/O I	ST/TTL AN AN	数字 I/O 引脚，可软件设为下拉,IO 口改变从睡眠模式唤醒 Analog CH#2
P53 / AD3 P53 AD3		I/O I	ST/TTL AN AN	数字 I/O 引脚，可软件设为下拉,IO 口改变从睡眠模式唤醒 Analog CH#3
P54 / AD4 P54 AD4		I/O I	ST/TTL AN	数字 I/O 引脚，可软件设为上下拉,IO 口改变从睡眠模式唤醒 Analog CH#4
P55 / AD5 P55 AD5		I/O I	ST/TTL AN	数字 I/O 引脚，可软件设为上下拉,IO 口改变从睡眠模式唤醒 Analog CH#5
P56 / AD6 / SCL P56 AD6 SCL (set by SFR)		I/O I I/O	ST/TTL AN ST	数字 I/O 引脚，可软件设为上下拉,IO 口改变从睡眠模式唤醒 Analog CH#6 I2C clock pin
P57 / AD7 / SDA P57 AD7 SDA (set by SFR)		I/O I I/O	ST/TTL AN ST	数字 I/O 引脚，可软件设为上下拉,IO 口改变从睡眠模式唤醒 Analog CH#7 I2C data pin
VREF		I	AN	Voltage reference pin
P60/INT1/SDI P60 INT1 SDI *TDIO		I/O I I I/O	ST/TTL ST ST/TTL ST	数字 I/O 引脚,集电极开路输出与内部上下拉,IO 口改变从睡眠模式唤醒 外部中断脚 SPI 模式的数据输入引脚 Testing interface DIO (烧录数据脚)
P61/SDO/PWM1 P61 SDO PWM1		I/O O O	ST/TTL	数字 I/O 引脚,集电极开路输出与内部上下拉,IO 口改变从睡眠模式唤醒 SPI 模式的数据输出引脚 PWM1 output
P62/TCC/SCK/PWM2 P62		I/O	ST/TTL	数字 I/O 引脚,集电极开路输出与内部上下拉,IO 口改变从睡眠模式唤醒

TCC		I	ST	外部时钟与计数输入脚
SCK		I/O	ST	SPI 模式的 CLK 引脚
PWM2		O		PWM2 output
P63/RST				
P63		I/O	ST/TTL	数字 I/O 引脚,集电极开路输出与内部上下拉, IO 口改变从睡眠模式唤醒
RST		I	ST	当选择复位脚时为复位功能,低电平复位
*VPP				OTP 烧录时,此脚是烧录脚 VPP, 7.5V 高压
P64/OSCO / PWM1				
P64		I/O	ST/TTL	数字 I/O 引脚,集电极开路输出与内部上拉,IO 口改变从睡眠模式唤醒
OSCO		O		振荡输出脚
*TSCK		I	ST	Testing interface SCK (烧录 CLK 脚)
P65/OSCI / PWM2				
P65		I/O	ST/TTL	数字 I/O 引脚,集电极开路输出与内部上拉,IO 口改变从睡眠模式唤醒
OSCI		I	ST	振荡输入脚
*TCS		I	ST	Testing interface CS (烧录 CS 脚)
P66/SSB / PWM1 / SCL				
P66		I/O	ST/TTL	数字 I/O 引脚,集电极开路输出与内部上拉,IO 口改变从睡眠模式唤醒
SSB		I	ST	SPI Slave 输入模式的 /CS 引脚
SCL (set by SFR)		I/O	ST	I2C clock pin
P67 / PWM2 / SDA				
P67		I/O	ST/TTL	数字 I/O 引脚,集电极开路输出与内部上拉,IO 口改变从睡眠模式唤醒
SDA (set by SFR)		I/O	ST	I2C data pin
P80~P87		I/O	ST/TTL	数字 I/O 引脚,内部上拉,IO 口改变从睡眠模式唤醒
AD8(P80)		I	AN	Analog CH#8
AD9(P81)		I	AN	Analog CH#9
AD10(P82)		I	AN	Analog CH#10
AD11(P83)		I	AN	Analog CH#11
AD12(P84)		I	AN	Analog CH#12
AD13(P85)		I	AN	Analog CH#13
AD14(P86)		I	AN	Analog CH#14
AD15(P87)		I	AN	Analog CH#15
P90~P97		I/O	ST/TTL	数字 I/O 引脚,内部上拉,IO 口改变从睡眠模式唤醒
INT2 (P90)		I	ST	外部中断脚
INT3 (P91)		I	ST	外部中断脚
P70~P75		I/O	ST/TTL	数字 I/O 引脚,内部上拉
PWM3(P70)		O	TTL	PWM3
TX (P72)		O	TTL	UART TX pin
RX (P73)		I	ST	UART Rx pin.
PA0~PA4		I/O	ST/TTL	数字 I/O 引脚,内部上拉
P76/D+				
P76		I/O	ST/TTL	数字 I/O 引脚,内部上拉 200K, IO 口改变从睡眠模式唤醒.
D+		I/O	ST	USB D+
P77/D-				
P77		I/O	ST/TTL	数字 I/O 引脚,内部上拉 200K, IO 口改变从睡眠模式唤醒.

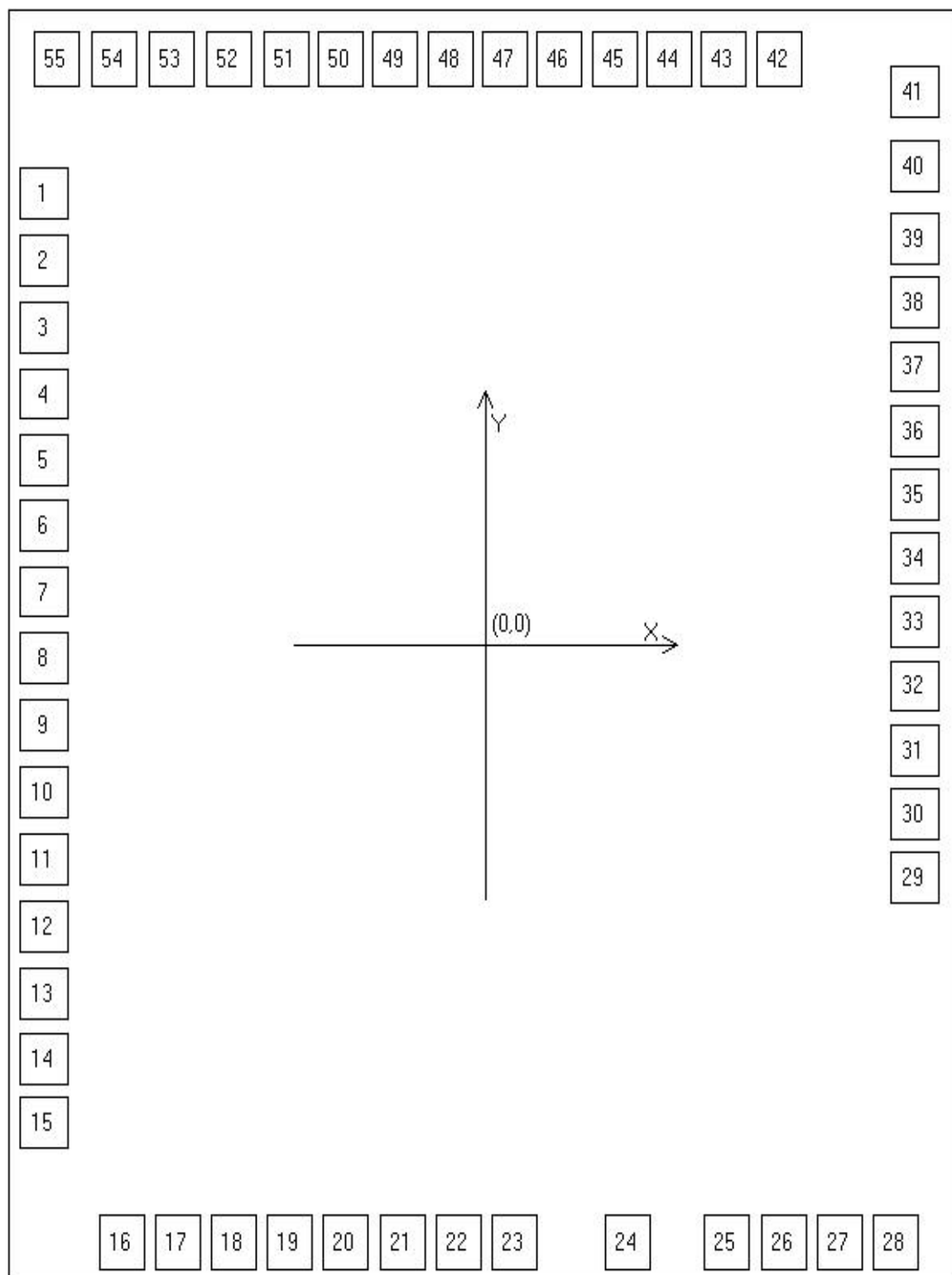
D-		I/O	ST	USB D-
VDD		P		电源输入
VDDIO		P		电源输入
V33		P		3.3V 电源输出, 接 0.1uF 电容到 VSS
VSS		P		接地端

图注: I = 输入 O = 输出 I/O = 输入/输出 P = 电源
- = 未使用 TTL = TTL 输入 ST = 施密特输入

注:1.实际管脚顺序以下面 PAD 图为准

PAD 图

NO.	PAD NAME		NO.	PAD NAME
1	p5[3]		29	VDD5
2	p5[2]		30	VDDIO
3	p5[1]		31	VDD
4	p5[0]		32	p9[6]
5	vref		33	p9[5]
6	p8[0]		34	VSS
7	p8[1]		35	p9[4]
8	p8[2]		36	p9[3]
9	p8[3]		37	p9[2]
10	p8[4]		38	p9[1]
11	p8[5]		39	p9[0]
12	p8[6]		40	dm
13	p8[7]		41	dp
14	p7[0]		42	pa[4]
15	p7[1]		43	pa[3]
16	p7[2]		44	pa[2]
17	p7[3]		45	pa[1]
18	p7[4]		46	pa[0]
19	p7[5]		47	VDDIO
20	p6[0]		48	VDD5
21	p6[1]		49	AVDD
22	p6[2]		50	AVSS
23	p6[3]		51	VSS
24	p6[4]		52	p5[7]
25	p6[5]		53	p5[6]
26	p6[6]		54	p5[5]
27	p6[7]		55	p5[4]
28	p9[7]			



四、存储器

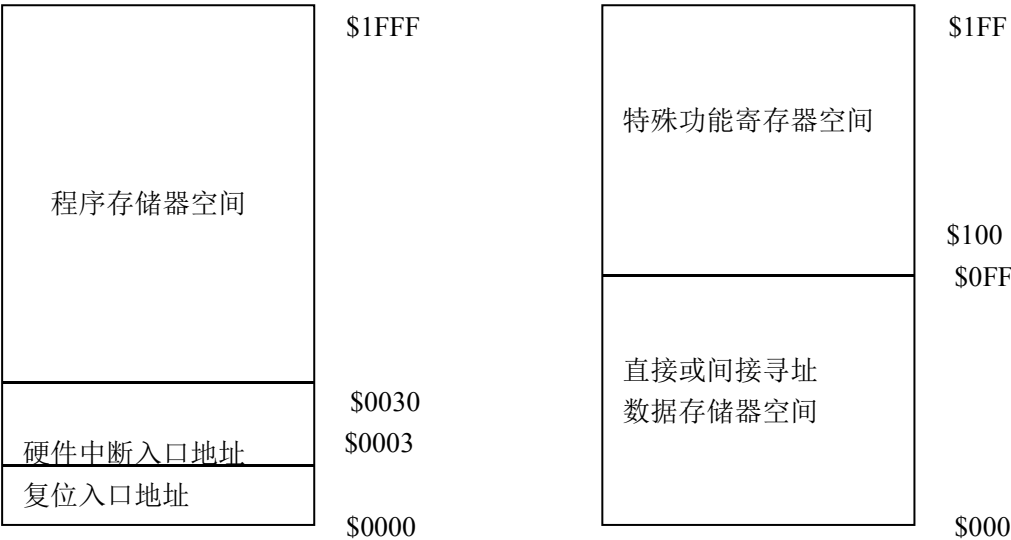
本节讲述 TX645 的存储器。TX645 具有两个主要的存储器空间：数据存储器空间和程序存储器空间。此外，TX645 还有寄存器区对 IC 外设进行特定的操作。数据存储器空间及寄存器空间统一编址，并与程序存储器空间分开。

4.1 程序存储器

8K * 16bit 的 OTP ROM 空间，复位矢量地址为 0X000，硬件中断矢量地址为 0X003~0X02F。

4.2 数据存储器

256 * 8bit 的 RAM 空间， 有两种寻址方式：直接寻址及通过 INDF 间接寻址。



- 0000: Reset vector
- 0003: LVD interrupt vector
- 0005: INT1, INT2, INT3 interrupt vector
- 0007: Wake-up pin interrupt vector
- 0009: TCC interrupt vector
- 000B: WDT time-out interrupt vector
- 000D: ADC convert completion interrupt vector
- 0011: TIMER1 interrupt vector
- 0013: PTMR1/PWM1, PTMR3/PWM3 interrupt vector
- 0015: PTMR2/PWM2 interrupt vector
- 0017: SPI1 interrupt vector
- 001B: I2C interrupt vector

001D: UART interrupt vector

001F: USB interrupt vector

4.3 特殊功能寄存器

256 * 8bit 的特殊功能寄存器空间采用非连续编址的形式。对于没有对应寄存器的地址进行读写操作，结果未定义。

特殊功能寄存器只能采用直接寻址方式。

4.4 特殊功能寄存器表

名称	地址	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
INDF	100h	用 FSR 的内容寻址数据存储器来寻址该地址单元（非实际存在的寄存器）							
TCC	101h	TCC 模块的寄存器							
PCL	102h	程序计数器（PC）的低字节							
STATUS	103h	GP2	GP1	BANK0	T	P	Z	DC	C
FSR	104h	间接数据存储器地址指针							
P5D	105h	P5 数据锁存器							
P6D	106h	P6 数据锁存器							
P7D	107h	P7 数据锁存器							
P8D	108h	P8 数据锁存器							
P9D	109h	P9 数据锁存器							
FIFOADR	10Eh	ADR7	ADR6	ADR5	ADR4	ADR3	ADR2	ADR1	ADR0
FIFODAT	10Fh	FIFO read/write data port							
P5S	115h	读取 P5 的引脚电平							
P6S	116h	读取 P6 的引脚电平							
P7S	117h	读取 P7 的引脚电平							
P8S	118h	读取 P8 的引脚电平							
P9S	119h	读取 P9 的引脚电平							
USBADDR	11Ch	USB device address							
WUCON6	120h	WU67	WU66	WU65	WU64	WU63	WU62	WU61	WU60
WUCON5	121h	WU57	WU56	WU55	WU54	WU53	WU52	WU51	WU50
CONT(R/W)	122h	TS1	/INT	TS0	TE	PAB	PSR2	PSR1	PSR0
OPN_DRN	123h	OD67	OD66	OD65	OD64	OD76_77	OD62	OD61	OD60
OPN_DRN2	124h			OD75	OD74	OD73	OD72	OD71	OD70
IOC5	125h	P5 数据方向寄存器							
IOC6	126h	P6 数据方向寄存器							
IOC7	127h	P7 数据方向寄存器							
IOC8	128h	P8 数据方向寄存器							
IOC9	129h	P9 数据方向寄存器							
PULL_P5H	12Ah	/PH57	/PH56	/PH55	/PH54	/PD57	/PD56	/PD55	/PD54
PULL_DOWN	12Bh	/PD63	/PD62	/PD61	/PD60	/PD53	/PD52	/PD51	/PD50
T1CON	12Ch						TM1E	TM1P1	TM1P0
PULL_HIGH	12Dh	/PH67	/PH66	/PH65	/PH64	/PH63	/PH62	/PH61	/PH60
WDTCN	12Eh	EIS	EI_ES	WDTE	SLPC	WDT_CKS	WU9	WU8	WU7
INTIE	12Fh	WDT_IE			ICIE	TM1IE	SPIIE	EXIE	TCIE

名称	地址	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM1_DC	130h	PWM1 占空比寄存器							
PWM2_DC	131h	PWM2 占空比寄存器							
PWM1_PR	132h	PWM1 周期寄存器							
PWM2_PR	133h	PWM2 周期寄存器							
PWM1CON	134h	PEN2	PEN1	PS2[2:0]			PS1[2:0]		
PTMR1CON	135h	PTM1E	PTM1IE	PTM1IF	PTM2E	PTM2IE	PTM2IF	PO_INV	PTM12CA
SPIRB	13Ah	SPI receive buffer							
SPIWB	13Bh	SPI transmit buffer							
SPIS	13Ch	PHA	AU_SSE			SDO_OD	SCK_OD		RBF
SPIC	13Dh	CES	SPIE	SRO	SSE	ORD	SBRS2	SBRS1	SBRS0
TMR1	13Eh	Timer1 模块的寄存器							
PWP	13Fh	脉宽设置寄存器							
ADCON	140h	ADC	ADEN	AD_IE		CHS3	CHS2	CHS1	CHS0
AD_LSB	141h	DAT1	DAT0						
AD_MSB	142h	DAT9	DAT8	DAT7	DAT6	DAT5	DAT4	DAT3	DAT2
ADCON2	143h		VREF_S	CONTI	AD_F		ADPS2	ADPS1	ADPS0
I2CCON	144h	I2C_E	RSTA	STA/STO	MS	ACK_TX	RW	BUSY	ARB_LOST
I2CSTA	145h	RX_E	RX_F	TX_E	TX_F	STO_E	STO_F	STA_F	FULL
I2CDAT	146h	I2CD7	I2CD6	I2CD5	I2CD4	I2CD3	I2CD2	I2CD1	I2CD0
I2CSAD	147h	I2CSA6	I2CSA5	I2CSA4	I2CSA3	I2CSA2	I2CSA1	I2CSA0	GC_E
PAD	148h	PA 数据锁存器							
IOCA	149h	PA 数据方向寄存器							
PAS	14Ah	读取 PA 的引脚电平							
PAL	14Bh	PA[6]	PA[5]	PA[4]	PA[3]	PA[2]	PA[1]	PA[0]	PA_SEL
PAH	14Ch		PA[13]	PA[12]	PA[11]	PA[10]	PA[9]	PA[8]	PA[7]
UA_CON	150h	UA_EN	RX_EN	RX_IE	TX_IE	BAUD16	TXOF/TXF	RXF	RXOF
UA_BAUD	151h	UART Baud-rate register							
UA_BUF	152h	UART data register							
REFCON	154h	REF_EN	BIAS_R						
REFDAT1	155h				RDB4	RDB3	RDB2	RDB1	RDB0
REFDAT2	156h				RU4	RU3	RU2	RU1	RU0
IO_PULL2	15Fh	/P9H_PH	/P9L_PH	/P8H_PH	/P8L_PH	/P7_PH	/USB_PH1	/USB_PH0	/PA_PH
IO_SINK2	171h	P9H_XS	P9L_XS	P8H_XS	P8L_XS	P7_XS	PA_XS		P5H_XS
IO_FUNC	172h	F_I2C			F_CKO[1]	F_CKO[0]	F_SPI	F_PWM[1]	F_PWM[0]
IO_BUF2	173h	P9H_ST	P9L_ST	P8H_ST	P8L_ST	P7_ST	PA_ST		P5H_ST
IO_SINK	174h	P523_XS	P501_XS	P67_XS	P66_XS	TX645_XS	P623_XS	P61_XS	P60_XS
IO_BUF	175h	P523_ST	P501_ST	P67_ST	P66_ST	TX645_ST	P623_ST	P61_ST	P60_ST

名称	地址	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OSCCON	178h		GREEN						
ACHCON2	179h			P8H_AE	P8L_AE				
ACHCON	17Ah	P57AE	P56AE	P55AE	P54AE	P53AE	P52AE	P51AE	P50AE
LDOCON	17Bh	LDO_USR	LDO_WK	LDO_STB	LDO_OP				
GCKCON	17Ch	G_SYS	G_GIO	G_TMR1	G_XINST	G_USB	G_SPI	G_ANA	G_PWM
LVRCON	17Dh	LVR_ENB	LVD_F	LVD_IE	LVR2_ENB	FT_EN	LVS2	LVS1	LVS0
STK_ADDR	17Eh	STK_OVF	STK_UNF		STK_A[4]	STK_A[3]	STK_A[2]	STK_A[1]	STK_A[0]
INTIF	17Fh	WDT_F			IC_F	TM1_F	SPI_F	EX_F	TC_F
PWM3_DC	180h	PWM3 占空比寄存器							
PWM3_PR	182h	PWM3 周期寄存器							
PWM3CON	184h		PEN3				PS3[2:0]		
PTMR3CON	185h	PTM3E	PTM3IE	PTM3IF				PO_INV	
USBCTL	190h	USBEN	USBPUP	USBSP	WKUP	RSTR	SUSR	RESR*	SETUP
USBIV	192h				USBIV4	USBIV3	USBIV2	USBIV1	USBIV0
USBIE	193h	SOFIE	SOF_F			RSTIE	SUSIE	RESE	SETUPIE
EPISO	194h					EP3ISO	EP2ISO		
EPACON	195h	EP1A0	EP2A1	EP2A0	EP3A0				
EP0RXCTL	196h		EPIE		RX_F		TOGGLE	STALL	RXEN
EP0RXCNT	197h	Cnt7	Cnt6	Cnt5	Cnt4	Cnt3	Cnt2	Cnt1	Cnt0
EP0TXCTL	198h		EPIE		TX_F		TOGGLE	STALL	TXEN
EP0TXCNT	199h	Cnt7	Cnt6	Cnt5	Cnt4	Cnt3	Cnt2	Cnt1	Cnt0
EP1CTL	19Ah	EPEN	EPIE	EPDIR	RTX_F		TOGGLE	STALL	RTXEN
EP1CNT	19Bh	Cnt7	Cnt6	Cnt5	Cnt4	Cnt3	Cnt2	Cnt1	Cnt0
EP2CTL	19Ch	EPEN	EPIE	EPDIR	RTX_F		TOGGLE	STALL	RTXEN
EP2CNT	19Dh	Cnt7	Cnt6	Cnt5	Cnt4	Cnt3	Cnt2	Cnt1	Cnt0
EP3CTL	19Eh	EPEN	EPIE	EPDIR	RTX_F		TOGGLE	STALL	RTXEN
EP3CNT	19Fh	Cnt7	Cnt6	Cnt5	Cnt4	Cnt3	Cnt2	Cnt1	Cnt0
EXINTC	1F0h	EI3S	EI3_ES	EI2S	EI2_ES			EX3IE	EX2IE
EXINTF	1F1h							EX3_F	EX2_F

4.5 特殊功能寄存器描述

说明: ·R: 可读, W: 可写, C: 可清零
 ·RESET: 复位状态
 ·U: 表示无变化
 ·x: 表示不确定

4.5.1 与系统相关特殊功能寄存器描述

A(累加器)

内部数据传输, 或者指令操作数保持。它是一个不可寻址寄存器。

INDF(间接寻址寄存器)(地址:0x100)

INDF 寄存器不是实际存在的寄存器。它用于间接地址的指针。任何对 INDF 进行操作的指令, 实际上是存取由 RAM 选择寄存器 FSR 所指定的 RAM 内容。

PCL(程序计数器)和堆栈(地址:0x102)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	PCL7	PCL6	PCL5	PCL4	PCL3	PCL2	PCL1	PCL0
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	1	1	1	1	1	1	1	1
WDT_out	1	1	1	1	1	1	1	1
Wake_up	U	U	U	U	U	U	U	U

PC 和硬件堆栈为 16 位宽。

产生 8192×16 位的片内 OTP ROM 地址获取指令代码。

复位后 PC 所有位均设置为‘1’。

- “ADD R2, A”允许相对地址被装入当前 PC, 同时 PC 的高 8 位被清零。
- 任何有可能改变 PCL 的值的指令(例如: ”ADD PCL, A”, “MOV PCL, A”, “BC PCL, 6”, ...)(“TBL”除外)都将导致 PC 的高 8 位被清零。因此, 跳转限制在编程页的前 256 个程序存储空间。
- “TBL”允许相对地址被加载到当前 PC(PCL + A→PCL), PC 的高 8 位的值不变。因此, 跳转可以在编程页的任意 256 个程序存储空间。
- 除了改变 PCL 内容指令需要一个以上指令周期外(fclk/2), 其余指令只要一个指令周期。

STATUS(状态寄存器) (地址:0x103)

状态寄存器包含 ALU 算术结果的状态和复位状态。

与其它寄存器相同, 状态寄存器可以作为任何指令的目的操作数。如果状态寄存器作为一条指令的目的操作数, 而这条指令又影响了 Z、DC 或 C 标志, 那么就不允许对这 3 位进行写操作。这些位的置位或清零取决于器件的逻辑模块。此外, T 和 P 位是不能进行写操作的, 所以当执行一条把状态寄存器作为目的操作数的指令时, 其结果可能会与预想的不同。

因此, 如果想改变状态寄存器的内容, 建议使用位操作指令 BC、BS 半字节交换指令 SWAP 和传送指令 MOV R, A, 因为这些指令不影响 Z、C 或 DC 标志位。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	GP2	GP1	BANK0	T	P	Z	DC	C
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	0	0	0	1	1	0	0	0
WDT_out	0	0	0	0	U	0	0	0
Wake_up	U	U	U	U	U	U	U	U

Bit7(GP2) 通用读写位。

Bit6(GP1) 通用读写位。

Bit5(BANK0) SRAM BANK 控制位

Bit4(T) 超时标志位

0: 发生了 WDT 超时;

1: 上电复位或执行 WDTC 指令、SLEP 指令后被置 1。

Bit3(P) 掉电标志位

0: 执行了 SLEP 指令;

1: 上电复位或执行 WDTC 指令。

Bit2(Z) 零标志位

0: 算术或者逻辑运算的结果不为零;

1: 算术或者逻辑运算的结果为零。

Bit1(DC) 辅助进位/借位位 (ADD, SUB 指令)

0: 未发生执行结果的低 4 位向高 4 位进位;

1: 发生了执行结果的低 4 位向高 4 位进位。

Bit0(C) 进位/借位位 (ADD, SUB 指令)

0: 未发生执行结果向高位进位;

1: 发生了执行结果向高位进位。

注: 对于循环 (RLC、RRC) 指令, 该位装载源寄存器的最高位或最低位。

FSR(RAM 选择寄存器) (地址:0x104)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	D7	D6	D5	D4	D3	D2	D1	D0
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	0	0	0	0	0	0	0	0
WDT_out	0	0	0	0	0	0	0	0
Wake_up	U	U	U	U	U	U	U	U

Bits 0~7 用于在间址寻址下选择寄存器(地址: 00~FF)。

如果没有使用间址寻址方式, R4 可以用作一个 8 位通用读/写寄存器。

PAL (表格指针低 8 位) (地址: 0x14B)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	A6	A5	A4	A3	A2	A1	A0	PA_SEL
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	X	X	X	X	X	X	X	X
WDT_out	X	X	X	X	X	X	X	X
Wake_up	U	U	U	U	U	U	U	U

PAH (表格指针高 8 位) (地址: 0x14C)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol		A13	A12	A11	A10	A9	A8	A7
R/W/C		R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET		X	X	X	X	X	X	X
WDT_out		X	X	X	X	X	X	X
Wake_up		U	U	U	U	U	U	U

此查表方法可在程序存储器的任意空间使用，不受任何限制，表格指针必须先行设定，其方式是将表格的低 7 位地址放在表格指针寄存器 PAL[7:1]中。PAL[0]用来表示表格的高低字节，PAL[0]为 0 是低字节，PAL[0]为 1 是高字节。将表格的高 7 位地址放在表格指针寄存器 PAH[6:0]，这个寄存器存放表格较高的 7 位地址。在设定完表格指针后，表格数据可以使用“MOVC”指令从当前程序所在的存储器中来查表读取。

例：

CODE_TAB:

```

MOV     PAL, A                ; 将偏移量送入低 8 位指针
MOV     A, @(CODE_TAB_DB >> 7) ; 取表格指针地址的高 7
                                   ; 位地址
MOV     PAH, A                ; 并送入表格指针的高位地址
MOV     A, @((CODE_TAB_DB << 1) & 0X00FF) ; 取表格指针地址
                                   ; 的低 7 位送到 PAL[7:1]中
ADD     PAL, A                ; 加偏移量并送入低 8 位指针中
MOV     A, @0                 ; 判断是否有进位
JBC     STATUS, C              ; 有进位就加 1
MOV     A, @1                 ; 没有进位就加 0
ADD     PAH, A                ;
MOVC    ; 读数查表
RET

```

CODE_TAB_DB: ; 低位 8 位数据在前

```

DB      0X014, 0X00F          ;K1,K2
DB      0X00B, 0X00C          ;K3,K4
DB      0X00E, 0X016          ;K5,K6
DB      0X000, 0X001          ;K7,K8

```

OSCCON (OSC control register) (地址:0x178)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	-------	-------	-------	-------	-------	-------	-------	-------

Symbol		GREEN						
R/W/C		R/W						
RESET		0						
WDT_out		0						
Wake_up		U						

Bit6(GREEN) 绿色模式控制位

0: 睡眠后进入普通模式, 及所有工作都停止

1: 睡眠后进入绿色模式, 指令停止工作, 但 TCC 和 Timer1 及 PWM 还会继续工作

注意: 此位只能用 BC 或 BS 操作

LDOCON (LDO 控制寄存器) (地址:0x17B)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	LDO_USR	LDO_WK	LDO_STB	LDO_OP	-		-	-
R/W/C	R/W	R/W	R/W	R/W				
RESET	0	0	0	0				
WDT_out	0	0	0	0				
Wake_up	U	U	U	U				

Bit7(LDO_USR) LDO setting selection

0 : By option-code

1 : By SFR LDOCON, Bit6~Bit0

Bit6(LDO_WK) LDO enable / disable when MCU operating.

0 : Enable

1 : Disable

Bit5(LDO_STB) LDO enable / disable when MCU sleeping.

0 : Enable

1 : Disable

Bit4(LDO_OP) LDO / OP selection

0 : LDO

1 : OP

GCKCON (功能模块使能控制寄存器) (地址:0x17C)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	G_SYS	G_GIO	G_TMR1 G_UART G_I2C	G_XINST	G_USB	G_SPI	G_ANA	G_PWM
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	1	1	1	1	1	1	1	1
WDT_out	1	1	1	1	1	1	1	1
Wake_up	U	U	U	U	U	U	U	U

Bit7(G_SYS) 系统模块使能控制位

可控制的寄存器为: IO_SINK, IO_SINK2, IO_BUF, IO_BUF2, IO_FUNC,

LDOCON, LVRCON and ACHCON.

0: 禁止系统模块

1: 使能系统模块

Bit6(G_GIO) IO 模块使能控制位 1

可控制的寄存器为: WUCON6, WUCON5, PULL_P5H, OPEN_DRAIN,
OPEN_DRAIN2, PULL_DOWN, PULL_HIGH, IO_PULL2 and WDTCON.

0: 禁止 IO 模块

1: 使能 IO 模块

Bit5(G_TMR1) Timer1 模块使能控制位

可控制的寄存器为: T1CON, TMR1 and PWP.

0: 禁止 Timer1 模块

1: 使能 Timer1 模块

Bit5(G_UART) UART 模块使能控制位

可控制的寄存器为: UA_CON, UA_BAUD and UA_BUF.

0: 禁止 UART 模块

1: 使能 UART 模块

Bit5(G_I2C) I2C 模块使能控制位

可控制的寄存器为: I2CCON, I2CSTA, I2CDAT and I2CSAD.

0: 禁止 I2C 模块

1: 使能 I2C 模块

Bit4(G_XINST) 扩展指令的使能控制位

可控制的扩展指令有: MOV, PUSH, POP.

Stack related instruction RET, RETI, CALL, INT are affected.

可控制的寄存器为: PAH, PAL.

0: 不能用扩展指令及可控制的寄存器

1: 可能使用扩展指令及可控制的寄存器

Bit3(G_USB) USB 模块使能控制位

可控制的寄存器为: USBCTL, USBIE, EP0RXCTL, EP0RXCNT, EP0TXCTL,
EP0TXCNT, EPxCTL and EPxCNT.

0: 禁止 USB 模块

1: 使能 USB 模块

Bit2(G_SPI) SPI 模块使能控制位

可控制的寄存器为: SPIRB, SPIWB, SPIS, SPIC.

0: 禁止 SPI 模块

1: 使能 SPI 模块

Bit1(G_ANA) AD 模块使能控制位

可控制的寄存器为：REFCON, REFDAT1, REFDAT2, ADCON, and ADCON2.

0: 禁止 AD 模块

1: 使能 AD 模块

Bit0(G_PWM) PWM 模块使能控制位

可控制的寄存器为： PWMx_DC, PWMx_DC, PWMx_PR, PWMx_PR and PWMxCON.

0: 禁止 PWM 模块

1: 使能 PWM 模块

LVRCON (LVD/LVR 控制寄存器) (地址:0x17D)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	LVR_ENB	LVD_F	LVD_IE	LVR2_ENB	FT_EN	LVS2	LVS1	LVS0
R/W/C	R/W	R	R/W	R/W	R/W	R/W	R/W	R/W
RESET	0	0	0	1	0	0	0	0
WDT_out	0	U	0	1	0	0	0	0
Wake_up	U	U	U	U	U	U	U	U

Bit7(LVR_ENB) 低电压复位使能

0: 使能低电复位

1: 禁止低电压复位

Bit6(LVD_F) 低电压检测标志位

0: 没有低于设定的电压.

1: 检测到有低于设定的电压

Bit5(LVD_IE) 低电压检测中断使能位

0: 中断不使能

1: 中断使能

Bit4(LVR2_ENB) Low-voltage-reset2(LVR2) enable/disable, level=?v

0 : Enable

1 : Disable

Bit3(FT_EN) 低电压复位触发脉宽使能位

0: 没有触发脉宽，有低电压就复位

1: 有触发脉宽，触发脉宽大于 960uS

Bit2-0(LVS) 低电压复位的检测电压选择

LVS	Trigger voltage (VDD)
000	(default)
001	
010	
011	
100	

101	
110	
111	

Note. 供參考, 以實際量測為準.

STK_ADDR(堆栈指针地址寄存器) (地址:0x17E)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	STK_OVF	STK_UNF		STK_A[4]	STK_A[3]	STK_A[2]	STK_A[1]	STK_A[0]
R/W/C	R/C	R/C		R	R	R	R	R
RESET	0	0		0	0	0	0	0
WDT_out	0	0		0	0	0	0	0
Wake_up	U	U		U	U	U	U	U

Bit7 (STK_OVF) 压栈溢出标志位 flag

0: 压栈没有溢出

1: 压栈有溢出, 在复位时会清零

Bit6 (STK_UNF) 出栈溢出标志位

0: 没有出栈溢出

1: 有出栈溢出, 在复位时会清零

Bit4-0 (STK_A) 堆栈指针的地址, 唯读.

00000 ~ 10000

4.5.2 与中断及看门狗相关特殊功能寄存器描述

WDTCON (WDT 控制寄存器) (地址:0x12E)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	EIS	EI_ES	WDTE	SLPC	WDT_CKS	WU9	WU8	WU7
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	0	0	1	1	0	0	0	0
WDT_out	0	0	1	1	U	U	U	U
Wake_up	U	U	1	1	U	U	U	U

Bit7(EIS) 外部中断选择脚

0: 为 P60 通用 IO 口

1: 为外部中断脚

Bit6(EI_ES) 外部中断触发选择

0: 外部中断下降沿触发

1: 外部中断上升沿触发

Bit5(WDTE) WDT 使能位, 只有在 OPTION CODE 中的 ENWDT 位为 1 时才起作用

0: WDT 禁止

1: WDT 允许

WDT 控制位。WDTE 位仅在代码选项位 ENWDT 为“0”时无效。也就是说，如果 ENWDT 位为“0”，不管 WDTE 位如何设置，WDT 都是无效。WDTE 位仅在代码选项位 ENWDT 为“1”时有效。如果 ENWDT 代码选项位为“1”，则 WDT 由 WDTE 位设置为无效/有效。0=WDT 无效，1=WDT 有效。WDTE 位是可读可写的。

Bit4(SLPC) SLEEP2 模式控制，当写 0 时进入 SLEEP2 模式

Bit3(WDT_CKS) WDT 时钟源选择

0: 内部 14K RC 振荡为时钟源

1: 从 OSCO 上的输出做时钟源（只有在用内部 RC 时才可以用）

Bit2(WU9) P97~P90 IO 口输入改变唤醒控制位

0: 禁止唤醒

1: 使能唤醒

Bit1(WU8) P87~P80 IO 口输入改变唤醒控制位

0: 禁止唤醒

1: 使能唤醒

Bit0(WU7) P77~P76 IO 口输入改变唤醒控制位

0: 禁止唤醒

1: 使能唤醒

INTIE（中断允许寄存器）（地址:0x12F）

INTIE 寄存器是可读写的寄存器，包含 TMR0 溢出、INT 下降沿外部中断、及 TMR1 匹配中断等各种使能控制位。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	WDT_IE			ICIE	TM1IE	SPIIE	EXIE	TCIE
R/W/C	R/W			R/W	R/W	R/W	R/W	R/W
RESET	0			0	0	0	0	0
WDT_out	0			0	0	0	0	0
Wake_up	U			U	U	U	U	U

Bit7(WDT_IE) Watch dog time out 中断允许

0: Watch dog time out 中断禁止

1: Watch dog time out 中断允许

Bit4(ICIE) IO 口改变中断允许

0: IO 口改变中断禁止

1: IO 口改变中断允许

Bit3(TM1IE) TIMER1 中断允许

0: TIMER1 和 PWP 匹配中断禁止

1: TIMER1 和 PWP 匹配中断允许

Bit2(SPIIE) SPI 中断允许

0: SPI 允许中断

1: SPI 禁止中断

Bit1(EXIE) 外部中断来源 1 允许

0: 外部中断来源 1 禁止

1: 外部中断来源 1 允许

Bit0(TCIE) TCC 中断允许

0: TCC 溢出中断禁止

1: TCC 溢出中断允许

INTIF(INTIF: 中断标志寄存器) (地址:0x17F)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	WDT_F			IC_F	TM1_F	SPI_F	EX_F	TC_F
R/W/C	R/C			R/C	R/C	R/C	R/C	R/C
RESET	0			0	0	0	0	0
WDT_out	0			0	0	0	0	0
Wake_up	U			U	U	U	U	U

Bit7(WDT_F) Watch dog time out 标志

0: Watch dog 没有 time out

1: Watch dog 有 time out

Bit4(IC_F) IO 口改变标志

0: 唤醒 IO 口没有改变

1: 唤醒 IO 口有改变

Bit3(TMP1_F) TIMER1 标志

0: TIMER1 计数未到设定值

1: TIMER1 计数已到设定值

Bit2(SPI_F) SPI 标志

0: SPI buffer 没有新进资料

1: SPI buffer 有新进资料

Bit1(EX_F) INT1 触发标志

0: INT1 没有触发

1: INT1 有触发

Bit0(TC_F) TCC 溢位标志

0: TCC 计数没有溢位

1: TCC 计数有溢位

4.5.3 与 IO 口相关特殊功能寄存器描述

P5D, P6D, P7D, P8D, P9D, PAD (端口 5, 6, 7, 8, 9, A 寄存器) (地址:0x105~0x109, 0x148)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	Px7	Px6	Px5	Px4	Px3	Px2	Px1	Px0
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	0	0	0	0	0	0	0	0
WDT_out	0	0	0	0	0	0	0	0
Wake_up	U	U	U	U	U	U	U	U

IO 口輸出資料暫存器

P5S, P6S, P7S, P8S, P9S, PAS (端口 5, 6, 7, 8, 9, A 狀態) (地址:0x115~0x119, 0x14A)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	Px7	Px6	Px5	Px4	Px3	Px2	Px1	Px0
R/W/C	R	R	R	R	R	R	R	R

IO 口狀態暫存器

WUCON6 (P6 Wakeup 控制寄存器) (地址:0x120)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	WU67	WU66	WU65	WU64	WU63	WU62	WU61	WU60
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	0	0	0	0	0	0	0	0
WDT_out	0	0	0	0	0	0	0	0
Wake_up	U	U	U	U	U	U	U	U

IO 口輸入改變喚醒控制位

Bit7(WU67) P67 口輸入改變喚醒控制位

0: 禁止喚醒

1: 使能喚醒

Bit6(WU66) P66 口輸入改變喚醒控制位

0: 禁止喚醒

1: 使能喚醒

Bit5(WU65) P65 口輸入改變喚醒控制位

0: 禁止喚醒

1: 使能喚醒

Bit4(WU64) P64 口輸入改變喚醒控制位

0: 禁止喚醒

1: 使能喚醒

Bit3(WU63) P63 口輸入改變喚醒控制位

0: 禁止喚醒

1: 使能唤醒

Bit2(WU62) P62 口输入改变唤醒控制位

0: 禁止唤醒

1: 使能唤醒

Bit1(WU61) P61 口输入改变唤醒控制位

0: Disable

1: 使能唤醒

Bit0(WU60) P60 口输入改变唤醒控制位

0: 禁止唤醒

1: 使能唤醒

WUCON5 (P5 Wakeup 控制寄存器) (地址:0x121)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	WU57	WU56	WU55	WU54	WU53	WU52	WU51	WU50
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	0	0	0	0	0	0	0	0
WDT_out	0	0	0	0	0	0	0	0
Wake_up	U	U	U	U	U	U	U	U

IO 口输入改变唤醒控制位

Bit7(WU57) P57 口输入改变唤醒控制位

0: 禁止唤醒

1: 使能唤醒

Bit6(WU56) P56 口输入改变唤醒控制位

0: 禁止唤醒

1: 使能唤醒

Bit5(WU55) P55 口输入改变唤醒控制位

0: 禁止唤醒

1: 使能唤醒

Bit4(WU54) P54 口输入改变唤醒控制位

0: 禁止唤醒

1: 使能唤醒

Bit3(WU53) P53 口输入改变唤醒控制位

0: 禁止唤醒

1: 使能唤醒

Bit2(WU52) P52 口输入改变唤醒控制位

0: 禁止唤醒

1: 使能唤醒

Bit1(WU51) P51 口输入改变唤醒控制位

0: 禁止唤醒

1: 使能唤醒

Bit0(WU50) P50 口输入改变唤醒控制位

0: 禁止唤醒

1: 使能唤醒

IOC5, IOC6, IOC7, IOC8, IOC9, IOCA (P5, P6, P7, P8, P9, PA 端口控制寄存器)

(地址:0x125~0x129, 0x149)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	Px7	Px6	Px5	Px4	Px3	Px2	Px1	Px0
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	1	1	1	1	1	1	1	1
WDT_out	1	1	1	1	1	1	1	1
Wake_up	U	U	U	U	U	U	U	U

“1”设置相关 I/O 管脚为输入脚;

”0”设置相关 I/O 管脚为输出脚。

OPN_DRN (集电极开路控制寄存器) (地址:0x123)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	OD67	OD66	OD65	OD64	OD76_77	OD62	OD61	OD60
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	0	0	0	0	0	0	0	0
WDT_out	0	0	0	0	0	0	0	0
Wake_up	U	U	U	U	U	U	U	U

集电极开路使能，分别控制各个端口的集电极开路是否使能，为 1 使能。

Bit7(OD67) P67 集电极开路控制位

0: 关闭 P67 的集电极开路;

1: 打开 P67 的集电极开路。

Bit6(OD66) P66 集电极开路控制位

0: 关闭 P66 的集电极开路;

1: 打开 P66 的集电极开路。

Bit5(OD65) P65 集电极开路控制位

0: 关闭 P65 的集电极开路;

1: 打开 P65 的集电极开路。

Bit4(OD64) P64 集电极开路控制位

0: 关闭 P64 的集电极开路;

1: 打开 P64 的集电极开路。

Bit3(OD76_77) P76, P77 集电极开路控制位

0: 关闭 P76, P77 的集电极开路;

1: 打开 P76, P77 的集电极开路。

Bit2(OD62) P62 集电极开路控制位

0: 关闭 P62 的集电极开路;

1: 打开 P62 的集电极开路。

Bit1(OD61) P61 集电极开路控制位

0: 关闭 P61 的集电极开路;

1: 打开 P61 的集电极开路。

Bit0(OD60) P60 集电极开路控制位

0: 关闭 P60 的集电极开路;

1: 打开 P60 的集电极开路。

OPN_DRN2 (集电极开路控制寄存器#2) (地址:0x124)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol			OD75	OD74	OD73	OD72	OD71	OD70
R/W/C			R/W	R/W	R/W	R/W	R/W	R/W
RESET			0	0	0	0	0	0
WDT_out			0	0	0	0	0	0
Wake_up			U	U	U	U	U	U

集电极开路使能，分别控制各个端口的集电极开路是否使能，为 1 使能。

Bit5(OD75) P75 集电极开路控制位

0: 关闭 P75 的集电极开路;

1: 打开 P75 的集电极开路。

Bit4(OD74) P74 集电极开路控制位

0: 关闭 P74 的集电极开路;

1: 打开 P74 的集电极开路。

Bit3(OD73) P73 集电极开路控制位

0: 关闭 P73 的集电极开路;

1: 打开 P73 的集电极开路

。

Bit2(OD72) P72 集电极开路控制位

0: 关闭 P72 的集电极开路;

1: 打开 P72 的集电极开路。

Bit1(OD71) P71 集电极开路控制位

0: 关闭 P71 的集电极开路;

1: 打开 P71 的集电极开路。

Bit0(OD70) P70 集电极开路控制位

0: 关闭 P70 的集电极开路;

1: 打开 P70 的集电极开路。

PULL_HIGH (上拉控制寄存器) (地址:0x12D)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	/PH67	/PH66	/PH65	/PH64	/PH63	/PH62	/PH61	/PH60
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	1	1	1	1	1	1	1	1
WDT_out	1	1	1	1	1	1	1	1
Wake_up	U	U	U	U	U	U	U	U

上拉使能，分别控制各个端口的上拉电阻是否使能，为 0 使能。

Bit7(/PH67) P67 上拉控制位

0: 打开 P67 的上拉;

1: 关闭 P67 的上拉。

Bit6(/PH66) P66 上拉控制位

0: 打开 P66 的上拉;

1: 关闭 P66 的上拉。

Bit5(/PH65) P65 上拉控制位

0: 打开 P65 的上拉;

1: 关闭 P65 的上拉。

Bit4(/PH64) P64 上拉控制位

0: 打开 P64 的上拉;

1: 关闭 P64 的上拉。

Bit3(/PH63) P63 上拉控制位

0: 打开 P63 的上拉;

1: 关闭 P63 的上拉。

Bit2(/PH62) P62 上拉控制位

0: 打开 P62 的上拉;

1: 关闭 P62 的上拉。

Bit1(/PH61) P61 上拉控制位

0: 打开 P61 的上拉;

1: 关闭 P61 的上拉。

Bit0(/PH60) P60 上拉控制位

0: 打开 P60 的上拉;

1: 关闭 P60 的上拉。

PULL_P5H (P57~P54 上拉下拉控制寄存器) (地址:0x12A)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	/PH57	/PH56	/PH55	/PH54	/PD57	/PD56	/PD55	/PD54
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	1	1	1	1	1	1	1	1
WDT_out	1	1	1	1	1	1	1	1
Wake_up	U	U	U	U	U	U	U	U

上拉或下拉使能，分别控制各个端口的下拉电阻是否使能，为 0 使能。

Bit7(/PH57) P57 上拉控制位

0: 打开 P57 的上拉;

1: 关闭 P57 的上拉。

Bit6(/PH56) P56 上拉控制位

0: 打开 P56 的上拉;

1: 关闭 P56 的上拉。

Bit5(/PH55) P55 上拉控制位

0: 打开 P55 的上拉;

1: 关闭 P55 的上拉。

Bit4(/PH54) P54 上拉控制位

0: 打开 P54 的上拉;

1: 关闭 P54 的上拉。

Bit3(/PD57) P57 下拉控制位

0: 打开 P57 的下拉;

1: 关闭 P57 的下拉。

Bit2(/PD56) P56 下拉控制位

0: 打开 P56 的下拉;

1: 关闭 P56 的下拉。

Bit1(/PD55) P55 下拉控制位

0: 打开 P55 的下拉;

1: 关闭 P55 的下拉。

Bit0(/PD54) P54 下拉控制位

0: 打开 P54 的下拉;

1: 关闭 P54 的下拉。

PULL_DOWN (下拉控制寄存器) (地址:0x12B)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	/PD63	/PD62	/PD61	/PD60	/PD53	/PD52	/PD51	/PD50

R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	1	1	1	1	1	1	1	1
WDT_out	1	1	1	1	1	1	1	1
Wake_up	U	U	U	U	U	U	U	U

下拉使能，分别控制各个端口的下拉电阻是否使能，为 0 使能。

Bit7(/PD63) P63 下拉控制位

0: 打开 P63 的下拉;

1: 关闭 P63 的下拉。

Bit6(/PD62) P62 下拉控制位

0: 打开 P62 的下拉;

1: 关闭 P62 的下拉。

Bit5(/PD61) P61 下拉控制位

0: 打开 P61 的下拉;

1: 关闭 P61 的下拉。

Bit4(/PD60) P60 下拉控制位

0: 打开 P60 的下拉;

1: 关闭 P60 的下拉。

Bit3(/PD53) P53 下拉控制位

0: 打开 P53 的下拉;

1: 关闭 P53 的下拉。

Bit2(/PD52) P52 下拉控制位

0: 打开 P52 的下拉;

1: 关闭 P52 的下拉。

Bit1(/PD51) P51 下拉控制位

0: 打开 P51 的下拉;

1: 关闭 P51 的下拉。

Bit0(/PD50) P50 下拉控制位

0: 打开 P50 的下拉;

1: 关闭 P50 的下拉。

IO_PULL2 (上拉控制寄存器 2) (地址:0x15F)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	/P9H_PH	/P9L_PH	/P8H_PH	/P8L_PH	/P7_PH		/USB_PH0	/PA_PH
R/W/C	R/W	R/W	R/W	R/W	R/W		R/W	R/W
RESET	1	1	1	1	1		1	1
WDT_out	1	1	1	1	1		1	1
Wake_up	U	U	U	U	U		U	U

上拉使能，分别控制各个端口的上拉电阻是否使能，为 0 使能。

Bit7(/P9H_PH) P97~P94 上拉控制位

0: 打开 P97~P94 的上拉;

1: 关闭 P97~P94 的上拉。

Bit6(/P9L_PH) P93~P90 上拉控制位

0: 打开 P93~P90 的上拉;

1: 关闭 P93~P90 的上拉。

Bit5(/P8H_PH) P87~P84 上拉控制位

0: 打开 P87~P84 的上拉;

1: 关闭 P87~P84 的上拉。

Bit4(/P8L_PH) P83~P80 上拉控制位

0: 打开 P83~P80 的上拉;

1: 关闭 P83~P80 的上拉。

Bit3(/P7_PH) P75~P70 上拉控制位

0: 打开 P75~P70 的上拉;

1: 关闭 P75~P70 的上拉。

Bit1(/USB_PH0) DP & DM 上拉 200K 控制位

0: 打开 DP & DM 的上拉到 V33;

1: 关闭 DP & DM 的上拉到 V33。

Bit0(/PA_PH) PA0~PA4 上拉控制位

0: 打开 PA0~PA4 的上拉;

1: 关闭 PA0~PA4 的上拉。

IO_FUNC (IO Function 设定寄存器) (地址:0x172)

	Bit 7	Bit 6	Bit 5	Bit 4-3	Bit 2	Bit 1-0
Symbol	F_I2C			F_CKO [1:0]	F_SPI	F_PWM[1:0]
R/W/C	R/W			R/W	R/W	R/W
RESET	0			00	0	11
WDT_out	0			00	0	11
Wake_up	U			U	U	U

Bit7(F_I2C) 设定 I2C pins

0: SCL = P66; SDA = P67

1: SCL = P56; SDA = P57

Bit4-3(F_CKO) 设定时钟除频输出于 P66.

00: No clock out

01: Fosc

10: Fosc / 2

11: Fosc / 4

Bit2 (F_SPI) 设定 SPI 的功能脚

0: SCK = P62 ; SDI = P60.

1: SCK = P51 ; SDI = P50.

Bit1-0(F_PWM) 选择 PWM 输出脚

00: PWM1 = P61; PWM2 = P62

01: PWM1 = P64; PWM2 = P65

10: PWM1 = P66; PWM2 = P67

11: reserved

IO_SINK2 (IO SINK Capability#2 设定寄存器) (地址:0x171)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	P9H_XS	P9L_XS	P8H_XS	P8L_XS	P7_XS	PA_XS		P5H_XS
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W		R/W
RESET	0	0	0	0	0	0		0
WDT_out	0	0	0	0	0	0		0
Wake_up	U	U	U	U	U	U		U

Bit7(P9H_XS) 当 P97~P94 口设成输出, 使能加强该 IO 口 Sink 能力.

0: Disable

1: Enable

Bit6(P9L_XS) 当 P93~P90 口设成输出, 使能加强该 IO 口 Sink 能力.

0: Disable

1: Enable

Bit5(P8H_XS) 当 P87~P84 口设成输出, 使能加强该 IO 口 Sink 能力.

0: Disable

1: Enable

Bit4(P8L_XS) 当 P83~P80 口设成输出, 使能加强该 IO 口 Sink 能力.

0: Disable

1: Enable

Bit3(P7_XS) 当 P73~P70 口设成输出, 使能加强该 IO 口 Sink 能力.

0: Disable

1: Enable

Bit2(PA_XS) 当 PA4~PA0 口设成输出, 使能加强该 IO 口 Sink 能力.

0: Disable

1: Enable

Bit0(P5H_XS) 当 P57~P54 口设成输出, 使能加强该 IO 口 Sink 能力.

0: Disable

1: Enable

IO_BUF2 (IO Buffer 设定寄存器) (地址:0x173)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	P9H_ST	P9L_ST	P8H_ST	P8L_ST	P7_ST	PA_ST		P5H_ST
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W		R/W
RESET	1	1	1	1	1	1		1
WDT_out	1	1	1	1	1	1		1
Wake_up	U	U	U	U	U	U		U

Bit7(P9H_ST) 设定 P97~P94 buffer

0: CMOS 输入

1: 施密特输入.

Bit6(P9L_ST) 设定 P93~P90 buffer

0: CMOS 输入

1: 施密特输入.

Bit5(P8H_ST) 设定 P87~P84 buffer

0: CMOS 输入

1: 施密特输入.

Bit4(P8L_ST) 设定 P83~P80 buffer

0: CMOS 输入

1: 施密特输入.

Bit3(P7_ST) 设定 P73~P70 buffer

0: CMOS 输入

1: 施密特输入.

Bit2(PA_ST) 设定 PA4~PA0 buffer

0: CMOS 输入

1: 施密特输入.

Bit0(P5H_ST) 设定 P57~P54 buffer

0: CMOS 输入

1: 施密特输入.

IO_SINK (IO SINK Capability 设定寄存器) (地址:0x174)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	P523_XS	P501_XS	P67_XS	P66_XS	TX645_XS	P623_XS	P61_XS	P60_XS
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	0	0	0	0	0	0	0	0
WDT_out	0	0	0	0	0	0	0	0

Wake_up	U	U	U	U	U	U	U	U
---------	---	---	---	---	---	---	---	---

Bit7(P523_XS) 当 P52, P53 口设成输出, 使能该 IO 口 Sink 能力.

0: Disable

1: Enable

Bit6(P501_XS) 当 P50, P51 口设成输出, 使能该 IO 口 Sink 能力.

0: Disable

1: Enable

Bit5(P67_XS) 当 P67 口设成输出, 使能该 IO 口 Sink 能力.

0: Disable

1: Enable

Bit4(P66_XS) 当 P66 口设成输出, 使能该 IO 口 Sink 能力.

0: Disable

1: Enable

Bit3(TX645_XS) 当 P64, P65 口设成输出, 使能该 IO 口 Sink 能力.

0: Disable

1: Enable

Bit2(P623_XS) 当 P62, P63 口设成输出, 使能该 IO 口 Sink 能力.

0: Disable

1: Enable

Bit1(P61_XS) 当 P61 口设成输出, 使能该 IO 口 Sink 能力.

0: Disable

1: Enable

Bit0(P60_XS) 当 P60 口设成输出, 使能该 IO 口 Sink 能力.

0: Disable

1: Enable

IO_BUF (IO Buffer 设定寄存器) (地址:0x175)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	P523_ST	P501_ST	P67_ST	P66_ST	TX645_ST	P623_ST	P61_ST	P60_ST
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	1	1	1	1	1	1	1	1
WDT_out	1	1	1	1	1	1	1	1
Wake_up	U	U	U	U	U	U	U	U

Bit7(P523_ST) 设定 P52, P53 buffer

0: CMOS 输入

1: 施密特输入.

Bit6(P501_ST) 设定 P50, P51 buffer

0: CMOS 输入

1: 施密特输入.

Bit5(P67_ST) 设定 P67 buffer

0: CMOS 输入

1: 施密特输入.

Bit4(P66_ST) 设定 P66 buffer

0: CMOS 输入

1: 施密特输入.

Bit3(TX645_ST) 设定 P64, P65 buffer

0: CMOS 输入

1: 施密特输入.

Bit2(P623_ST) 设定 P62, P63 buffer

0: CMOS 输入

1: 施密特输入.

Bit1(P61_ST) 设定 P61 buffer

0: CMOS 输入

1: 施密特输入.

Bit0(P60_ST) 设定 P60 buffer

0: CMOS 输入

1: 施密特输入.

4.5.4 与定时器 0 相关特殊功能寄存器描述

CONT(控制寄存器) (地址:0x122)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	TS1	/INT	TS0	TE	PAB	PSR2	PSR1	PSR0
R/W/C	R/W	R	R/W	R/W	R/W	R/W	R/W	R/W
RESET	1	0	1	1	1	1	1	1
WDT_out	1	0	1	1	1	1	1	1
Wake_up	U	U	U	U	U	U	U	U

Bit6(/INT) 中断使能位, Read Only。

0: 由指令 DISI 设置中断屏蔽;

1: 由指令 ENI/RETI 设置中断使能。

Bit7-Bit5(TS1-TS0) TCC 时钟源的选择位。

- 11: 内部指令周期做时钟源;
 00: 由外部 TCC 脚来做时钟源。
 01: OSCO 周期做时钟源; (When CKSRC = RCOSC)
 10: reserved.

Bit4(TE) 外部 TCC 触发源选择位

- 0: 外部 TCC 上升沿计数;
 1: 外部 TCC 下降沿计数。

Bit3(PAB)预分频器分配位。

- 0: 预分频器分配给 TCC;
 1: 预分频器分配给 WDT, 当预分频器分配给 WDT 后, TCC 为 1:1 分频。

Bit0(PSR0) ~ Bit2(PSR20 TCC/WDT 预分频位

PSR2	PSR1	PSR0	TCC Rate	WDT Rate
0	0	0	1:2	1:1
0	0	1	1:4	1:2
0	1	0	1:8	1:4
0	1	1	1:16	1:8
1	0	0	1:32	1:16
1	0	1	1:64	1:32
1	1	0	1:128	1:64
1	1	1	1:256	1:128

TCC(定时寄存器) (地址:0x101)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	D7	D6	D5	D4	D3	D2	D1	D0
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	0	0	0	0	0	0	0	0
WDT_out	0	0	0	0	0	0	0	0
Wake_up	U	U	U	U	U	U	U	U

此寄存器为 8 位定时器, 可由程序进行读/写操作。它用于对内部时钟计数, 并拥有可编程的预分器 (最大 256 分频)。

4.5.5 与定时器 1 及 PWP 相关特殊功能寄存器描述

T1CON (Timer1 控制寄存器) (地址:0x12C)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol						TM1E	TM1P1	TM1P0
R/W/C						R/W	R/W	R/W
RESET						0	0	0
WDT_out						0	0	0

Wake_up						U	U	U
---------	--	--	--	--	--	---	---	---

Bit2(TM1E): TIMER1 是否使能

0: 禁止

1: 允许

Bit1~Bit0(TM1P1-0): TIMER1 预分频比选择（对 Fsys 进行预分频）

TM1P1	TM1P0	分频
0	0	1:2
0	1	1:8
1	0	1:16
1	1	1:32

TMR1 (TIMER1 寄存器) (地址:0x13E)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	TMR17	TMR16	TMR15	TMR14	TMR13	TMR12	TMR11	TMR10
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	0	0	0	0	0	0	0	0
WDT_out	0	0	0	0	0	0	0	0
Wake_up	U	U	U	U	U	U	U	U

该寄存器中为 TIMER1 计数值，当计到和 PWP 相等时重新从 00 开始。

PWP (脉宽预置寄存器) (地址:0x13F)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	PWP7	PWP6	PWP5	PWP4	PWP3	PWP2	PWP1	PWP0
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	1	1	1	1	1	1	1	1
WDT_out	1	1	1	1	1	1	1	1
Wake_up	U	U	U	U	U	U	U	U

PWP7~PWP0 设置成与波特率时钟期望宽度。

4.5.6 与 PWM 相关特殊功能寄存器描述

PWM1_DC (PWM1 占空比寄存器) (地址:0x130)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	DAT7	DAT6	DAT5	DAT4	DAT3	DAT2	DAT1	DAT0
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	0	0	0	0	0	0	0	0
WDT_out	0	0	0	0	0	0	0	0
Wake_up	U	U	U	U	U	U	U	U

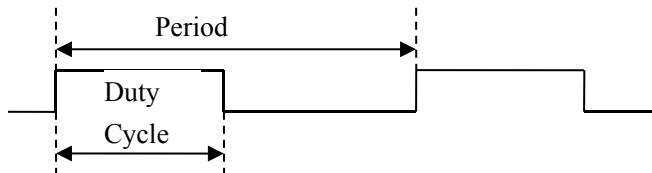
PWM2_DC (PWM2 占空比寄存器) (地址:0x131)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	-------	-------	-------	-------	-------	-------	-------	-------

Symbol	DAT7	DAT6	DAT5	DAT4	DAT3	DAT2	DAT1	DAT0
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	0	0	0	0	0	0	0	0
WDT_out	0	0	0	0	0	0	0	0
Wake_up	U	U	U	U	U	U	U	U

PWM3_DC (PWM3 占空比寄存器) (地址:0x180)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	DAT7	DAT6	DAT5	DAT4	DAT3	DAT2	DAT1	DAT0
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	0	0	0	0	0	0	0	0
WDT_out	0	0	0	0	0	0	0	0
Wake_up	U	U	U	U	U	U	U	U



$$\text{Duty Cycle} = (\text{PWM1_DC}/\text{PWM1_PR}) * 100\%$$

PWM1_PR (PWM1 周期寄存器) (地址:0x132)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	DAT7	DAT6	DAT5	DAT4	DAT3	DAT2	DAT1	DAT0
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	1	1	1	1	1	1	1	1
WDT_out	1	1	1	1	1	1	1	1
Wake_up	U	U	U	U	U	U	U	U

PWM2_PR (PWM2 周期寄存器) (地址:0x133)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	DAT7	DAT6	DAT5	DAT4	DAT3	DAT2	DAT1	DAT0
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	1	1	1	1	1	1	1	1
WDT_out	1	1	1	1	1	1	1	1
Wake_up	U	U	U	U	U	U	U	U

PWM3_PR (PWM3 周期寄存器) (地址:0x182)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	DAT7	DAT6	DAT5	DAT4	DAT3	DAT2	DAT1	DAT0
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	1	1	1	1	1	1	1	1

WDT_out	1	1	1	1	1	1	1	1
Wake_up	U	U	U	U	U	U	U	U

PWM1CON (PWM1、2 控制寄存器) (地址:0x134)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	PEN2	PEN1	PS2[2:0]		PS1[2:0]			
R/W/C	R/W	R/W	R/W		R/W			
RESET	0	0	000		000			
WDT_out	0	0	000		000			
Wake_up	U	U	U		U			

Bit7(PEN2): PWM2 輸出使能位。

0: 禁止 PWM2 輸出

1: 允許 PWM2 輸出

Bit6(PEN1): PWM1 輸出使能位。

0: 禁止 PWM1 輸出

1: 允許 PWM1 輸出

Bit[5:3](PS2[2:0]) PWM2 時鐘預分頻 (注: 是對系統頻率再分頻, 而不是振盪頻率)

Bit[2:0](PS1[2:0]) PWM1 時鐘預分頻 (注: 是對系統頻率再分頻, 而不是振盪頻率)

PS[2]	PS[1]	PS[0]	Clock (Hz)	Period
0	0	0	Fsys/1	
0	0	1	Fsys /2	
0	1	0	Fsys /4	
0	1	1	Fsys /8	
1	0	0	Fsys /16	
1	0	1	Fsys /32	
1	1	0	Fsys /64	
1	1	1	Fsys /128	

PWM 頻率範圍

最快 : PWM 頻率=Fsys / 255,

Duty=0, 1/255, 2/255, ..., 255/255

最慢 : PWM 頻率=Fsys /128 /255 = Fsys / 32640,

Duty=0, 1/255, 2/255, ..., 255/255

PWM 的計算, 以下以 PWM1 舉例:

PWM 頻率=(振盪頻率 / PWM1 時鐘分頻) / PWM1_PR 的值

占空比=(PWM_DC / PWM_PR) * 100%

例如 : 振盪頻率 = 455KHz, 設定預分頻為 2 分頻, PLL disable

PWM1_PR = 6 PWM1_DC = 2

PWM 頻率 = 455K / 2 / 6 = 37.9KHz

占空比 = 2 / 6 * 100% = 33.3%

PWM3CON (PWM3、4 控制寄存器) (地址:0x184)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol		PEN3				PS3[2:0]		
R/W/C		R/W				R/W		
RESET		0				000		
WDT_out		0				000		
Wake_up		U				U		

Bit6(PEN3) PWM3 输出使能位。

0: 禁止 PWM3 输出

1: 允许 PWM3 输出

Bit[2:0](PS3[2:0]) PWM3 时钟预分频 (注: 是对系统频率再分频, 而不是振荡频率)

PS[2]	PS[1]	PS[0]	Clock (Hz)	Period
0	0	0	Fsys/1	
0	0	1	Fsys /2	
0	1	0	Fsys /4	
0	1	1	Fsys /8	
1	0	0	Fsys /16	
1	0	1	Fsys /32	
1	1	0	Fsys /64	
1	1	1	Fsys /128	

PTMR1CON (PTMR1/PTMR2 控制寄存器) (地址:0x135)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	PTM1E	PTM1IE	PTM1IF	PTM2E	PTM1IE	PTM2IF	PO_INV	PTM12CA
R/W/C	R/W	R/W	R/C	R/W	R/W	R/C	R/W	R/W
RESET	0	0	0	0	0	0	0	0
WDT_out	0	0	0	0	0	0	0	0
Wake_up	U	U	U	U	U	U	U	U

Bit7(PTM1E): PTIMER1 是否使能

0: 禁止 PTIMER1

1: 打开 PTIMER1

Bit6(PTM1IE): PTIMER1 中断是否使能

0: 禁止 PTIMER1 中断

1: 使能 PTIMER1 中断

Bit5(PTM1IF): PTIMER1 interrupt flag

0: 没有 PTIMER1 中断

1: 有 PTIMER1 中断

Case1: In PTMR stand alone mode, PTMR1=PWM1_PR.

Case2: In PTMR cascade mode, PTMR16=(PWM2_DC, PWM1_DC).

Bit4(PTM2E): PTIMER2 是否使能

0: 禁止 PTIMER2

1: 打开 PTIMER2

Bit3(PTM2IE): PTIMER2 中斷是否使能

0: 禁止 PTIMER2 中斷

1: 使能 PTIMER2 中斷

Bit2(PTM2IF): PTIMER2 interrupt flag

0: 没有 PTIMER2 中斷

1: 有 PTIMER2 中斷

Case1: In PTMR stand alone mode, PTMR2=PWM2_PR.

Case2: In PTMR cascade mode, PTMR16=(PWM2_PR, PWM1_PR).

Bit2(PO_INV): PWM 输出是高有效还是低有效选择.

0: 平时为低, PWM 输出高有效

1: 平时为高, PWM 输出低有效

Bit0(PTM12CAS): PTIMER1 和 PTIMER2 8 位模式与 16 位模式选择

0: 独立的 8 位模式

1: 层叠的 16 位模式

(1) 16bits PWM 的周期寄存器 MSB=PWM2_PR, LSB=PWM1_PR.

(2) 16bits PWM 的占空比寄存器 MSB=PWM2_DC, LSB=PWM1_DC.

(3) 16bits PWM, Period (PWM16_PR) MSB=PWM2_PR, LSB=PWM1_PR.

Duty (PWM16_DC) MSB=PWM2_DC, LSB=PWM1_DC.

PWM16 频率= (振荡频率 / PWM1 时钟分频) / PWM16_PR 的值

占空比= (PWM16_DC / PWM16_PR) * 100%

16bits PWM 频率範圍

最快 : PWM16 频率=Fs_{sys}/(256²-1),

Duty=0, 1/65535, 2/65535, ..., 65535/65535

最慢 : PWM16 频率=Fs_{sys}/128/(256²-1),

Duty=0, 1/65535, 2/65535, ..., 65535/65535

(4) (PWM2_PR, PWM1_PR) >= (PWM2_DC, PWM1_DC)

PTMR3CON (PTMR3/PTMR4 控制寄存器) (地址:0x185)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	PTM3E	PTM3IE	PTM3IF					
R/W/C	R/W	R/W	R/C					
RESET	0	0	0					
WDT_out	0	0	0					
Wake_up	U	U	U					

Bit7(PTM3E): PTIMER3 是否使能

0: 禁止 PTIMER3

1: 打开 PTIMER3

Bit6(PTM3IE): PTIMER3 中断是否使能

0: 禁止 PTIMER3 中断

1: 使能 PTIMER3 中断

Bit5(PTM3IF): PTIMER3 中断标志

0: 没有 PTIMER3 中断

1: 有 PTIMER3 中断

4.5.7 与 SPI 相关特殊功能寄存器描述

SPIRB (SPI receive buffer) (地址:0x13A)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	DAT7	DAT6	DAT5	DAT4	DAT3	DAT2	DAT1	DAT0
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	U	U	U	U	U	U	U	U
WDT_out	U	U	U	U	U	U	U	U
Wake_up	U	U	U	U	U	U	U	U

SPIWB (SPI transmit buffer) (地址:0x13B)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	DAT7	DAT6	DAT5	DAT4	DAT3	DAT2	DAT1	DAT0
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	U	U	U	U	U	U	U	U
WDT_out	U	U	U	U	U	U	U	U
Wake_up	U	U	U	U	U	U	U	U

SPIS (SPI status register) (地址:0x13C)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	PHA	AU_SSE			SDO_OD	SCK_OD		RBF
R/W/C	R/W	R/W			R/W	R/W		R/W
RESET	1	0			0	0		0
WDT_out	1	1			0	0		0
Wake_up	U	U			U	U		U

Bit7(PHA) : 時鐘相位選擇

Bit6(AU_SSE): 不必設置 SSE, 資料將自動傳送及接收.

主模式下, 一旦给 SPIWB 写数, 就自动启动 SPI 发送和接收

从模式下, 一旦有 SCK 过来, 就自动启动 SPI 发送和接收

0: 禁止自动发送和接收

1: 使能自动发送和接收

Bit 3 (SDO_OD) SDO 集电极开路控制位

0 : SDO禁止集电极开路

1 : SDO使能集电极开路

Bit 2 (SCK_OD) SCK集电极开路控制位

0 : SCK禁止集电极开路

1 : SCK使能集电极开路

Bit 0 (RBF) 读缓冲区满标志位

0 : 接收没有完成，读缓冲区没有满

1 : 接收完成，读缓冲区满了

SPIC (SPI control register) (地址:0x13D)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	CES	SPIE	SRO	SSE	ORD	SBRS2	SBRS1	SBRS0
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	0	0	0	0	0	0	0	0
WDT_out	0	0	0	0	0	0	0	0
Wake_up	U	U	U	U	U	U	U	U

Bit7(CES): Clock Edge Select

SPIS.7(PHA)=1 時,

1: 下降沿移出数据，上升沿移入数据 (SCK default '1')

0: 上升沿移出数据，下降沿移入数据 (SCK default '0')

SPIS.7(PHA)=0 時,

1: 上升沿移出数据，下降沿移入数据 (SCK default '1')

0: 下降沿移出数据，上升沿移入数据 (SCK default '0')

Bit6(SPIE): SPI 允许位

0: 禁止 SPI

1: 允许 SPI

Bit5(SRO): SPI 缓冲溢出标志位

0: 没有溢出

1: 表示在新的数据装入缓冲时上次数据未读出，仅在 slave 模式有效

Bit4(SSE): SPI 移位允许

0: 移位完成，由硬件清 0

1: SPI 开始移出数据，由软件置 1

Bit3(ORD): 数据传输顺序

0: MSB 优先

1: LSB 优先

Bit[2:0]SBRS2~SBRS0: SPI 波特率选择

SBRS2	SBRS1	SBRS0	MODE	波特率
-------	-------	-------	------	-----

0	0	0	Master	Fsys /1
0	0	1	Master	Fsys /2
0	1	0	Master	Fsys /4
0	1	1	Master	Fsys /8
1	0	0	Master	Fsys /16
1	0	1	Slave	/SS enable
1	1	0	Slave	/SS disable
1	1	1	Master	TMR1/2

4.5.8 与 ADC 相关特殊功能寄存器描述

ADCON (ADC control register) (地址: 0x140)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	ADC	ADEN	AD_IE		CHS3	CHS2	CHS1	CHS0
R/W/C	R/W	R/W	R/W		R/W	R/W	R/W	R/W
RESET	0	0	0		0	0	0	0
WDT_out	X	X	X		X	X	X	X
Wake_up	U	U	U		U	U	U	U

Bit7(ADC): AD 转换标志位

0: AD 转换完成, 由硬件清 0

1: 允许 AD 转换, 由软件置 1

Bit6 (ADEN) AD 模块使能位

0: 不使能 AD 模块

1: 使能 AD 模块

Bit5 (AD_IE) AD 模块中断使能位

0: 不使能 AD 转换完成后的中断

1: 使能 AD 转换完成后的中断

Bit3-0(CHS3-CHS0): Channel select (15~0)

0000~0111: AD channel 0~7, P50~P57

1000~1111: AD channel 8~15, P80~P87

AD_LSB (AD 转换后的低 2 位值) (地址: 0x141)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	DAT1	DAT0						
R/W/C	R	R						
RESET	X	X						
WDT_out	X	X						
Wake_up	U	U						

AD_MSB (AD 转换后的高 8 位值) (地址: 0x142)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	DAT9	DAT8	DAT7	DAT6	DAT5	DAT4	DAT3	DAT2
R/W/C	R	R	R	R	R	R	R	R
RESET	X	X	X	X	X	X	X	X
WDT_out	X	X	X	X	X	X	X	X
Wake_up	U	U	U	U	U	U	U	U

ADCON2 (AD 通道控制寄存器 #2) (地址: 0x143)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol		VREF_S	CONTI	AD_F		ADPS2	ADPS1	ADPS0
R/W/C		R/W	R/W	R/C		R/W	R/W	R/W
RESET		0	0	0		0	0	0
WDT_out		X	X	X		X	X	X
Wake_up		U	U	U		U	U	U

Bit6(VREF_S) AD 参考电压源的选择

0: 使用 AVDD 脚上的电压做 AD 的参考电压源

1: 使能 VREF 脚上的电压做 AD 的参考电压源

Bit5(CONTI): ADC Continue mode

0: Continue sampling mode

1: Single sampling mode

Sample-rate = $F_{ADC} / 14$

Bit4 (AD_F): AD 转换完成标志

0: 转换没有完成

1: 转换完成, 需软件清零

注意: 当读了 AD 值的高 8 位寄存器后, 硬件可以自动清零

Bit2-0 (ADPS2-ADPS0): AD 模块时钟频率的选择

ADPS2-ADS0	F_{ADC} (Hz)
000	$F_{sys} / 4$
001	$F_{sys} / 8$
010	$F_{sys} / 12$
011	$F_{sys} / 16$
100	$F_{sys} / 20$
101	$F_{sys} / 24$
110	$F_{sys} / 28$
111	$F_{sys} / 32$

ACHCON2 (AD 通道控制寄存器 2) (地址: 0x179)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol			P8H_AE	P8L_AE				

R/W/C			R/W	R/W				
RESET			0	0				
WDT_out			0	0				
Wake_up			U	U				

Bit5(P8H_AE) P87~P84 的模拟信道与数字信道的选择位

0: 数字通道

1: 模拟通道

Bit4(P8L_AE) P83~P80 的模拟信道与数字信道的选择位

0: 数字通道

1: 模拟通道

ACHCON (AD 通道控制寄存器) (地址:0x17A)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	P57AE	P56AE	P55AE	P54AE	P53AE	P52AE	P51AE	P50AE
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	0	0	0	0	0	0	0	0
WDT_out	0	0	0	0	0	0	0	0
Wake_up	U	U	U	U	U	U	U	U

Bit7(P57AE) P57 的模拟信道与数字信道的选择位

0: 数字通道

1: 模拟通道

Bit6(P56AE) P56 的模拟信道与数字信道的选择位

0: 数字通道

1: 模拟通道

Bit5(P55AE) P55 的模拟信道与数字信道的选择位

0: 数字通道

1: 模拟通道

Bit4(P54AE) P54 的模拟信道与数字信道的选择位

0: 数字通道

1: 模拟通道

Bit3(P53AE) P53 的模拟信道与数字信道的选择位

0: 数字通道

1: 模拟通道

Bit2(P52AE) P52 的模拟信道与数字信道的选择位

0: 数字通道

1: 模拟通道

Bit1(P51AE) P51 的模拟信道与数字信道的选择位

- 0: 数字通道
- 1: 模拟通道

Bit0(P50AE) P50 的模拟信道与数字信道的选择位

- 0: 数字通道
- 1: 模拟通道

4.5.9 与 I2C 相关特殊功能寄存器描述

I2CCON (I2C 控制寄存器) (地址: 0x144)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	I2C_E	RSTA	STA/STO	MS	ACK_TX	RW	BUSY	ARB_LOST
R/W/C	R/W	R/W	R/W	R/W	R/W	R	R	R/C
RESET	0	0	0	0	0	0	0	1
WDT_out	X	X	X	X	X	X	X	X
Wake_up	U	U	U	U	U	U	U	U

Bit7(I2C_E): I2C 使能位

- 0: 禁止 I2C 功能
- 1: 使能 I2C 功能

Bit6(RSTA): 发送‘RE-START’ 位 (仅主模式)

从 0 变到 1: 发送‘RE-START’ 位

Bit5(STA/STO): 发送 Start/Stop 位 (仅主模式)

- 从 0 变到 1: 发送 ‘START’ 位
- 从 1 变到 0: 发送 ‘STOP’ 位

Bit4(MS): 主从模式选择位

- 1: 主模式
- 0: 从模式

Bit3(ACK_TX): ACK 回答位

- 0: 回复 ACK
- 1: 回复 NACK

Bit2(RW): 读写标志位

- 0: 主模式下为写, 从模式下为读
- 1: 从模式下为写, 主模式下为读

Bit1(BUSY): I2C 忙状态位

- 0: 空闲
- 1: 忙, 当检测到 ‘START’ 时置 1, 当检测到 ‘STOP’ 时清 0

Bit0(ARB_LOST): I2C 失败标志

0: 由软件清零

1: 当 I2C 有错误时, 由硬件置 1

I2CSTA (I2C 状态寄存器) (地址: 0x145)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	RX_E	RX_F	TX_E	TX_F	STO_E	STO_F	STA_F	FULL
R/W/C	R/W	R/C	R/W	R/C	R/W	R/C	R/C	R
RESET	0	0	0	0	0	0	0	0
WDT_out	X	X	X	X	X	X	X	X
Wake_up	U	U	U	U	U	U	U	U

Bit7(RX_E): I2C 接收中断使能位

0: 禁止 I2C 接收中断

1: 使能 I2C 接收中断

Bit6(RX_F): I2C 接收完成标志位

0: 由软件清 0

1: I2C 接收完一个 Byte, 由硬件置 1

Bit5(TX_E): I2C 发送中断使能位

0: 禁止 I2C 发送中断

1: 使能 I2C 发送中断

Bit4(TX_F): I2C 发送完成标志位

0: 由软件清 0

1: I2C 发送完一个 Byte, 由硬件置 1

Bit3(STO_E): I2C 收到 'STOP' 中断使能位

0: 禁止 I2C 收到 'STOP' 中断

1: 使能 I2C 收到 'STOP' 中断

Bit2(STO_F): I2C 收到 'STOP' 的标志位

0: 由软件清 0

1: 当收到 'STOP' 后, 由硬件置 1

Bit1(STA_F): 收到 'START' 或 'Re-START' 位的标志位

0: 由软件清 0

1: 当收到 'STOP' 或 'Re-START' 位, 由硬件置 1

Bit0(FULL): I2C 数据缓冲区是否为空

0: 为空, 在发送完成后或接收后有读缓冲区, 由硬件清 0

1: 为满, 在发送前有数据写入或收到数据后, 由硬件置 1

I2CDAT (I2C 数据寄存器) (地址: 0x146)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	I2CD7	I2CD6	I2CD5	I2CD4	I2CD3	I2CD2	I2CD1	I2CD0
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	0	0	0	0	0	0	0	0
WDT_out	X	X	X	X	X	X	X	X
Wake_up	U	U	U	U	U	U	U	U

Bit[7:0]: I2CD7-I2CD0: I2C 接收发送数据寄存器

I2CSAD (I2C 从模式地址寄存器) (地址: 0x147)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	I2CSA6	I2CSA5	I2CSA4	I2CSA3	I2CSA2	I2CSA1	I2CSA0	GC_E
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	0	0	0	0	0	0	0	0
WDT_out	X	X	X	X	X	X	X	X
Wake_up	U	U	U	U	U	U	U	U

Bit0(GC_E): 从模式地址寄存器使能位

0: 禁止 (即不使用地址包)

1: 使能 (即使用地址包)

Bit[7:1]:(I2CSA6-0):

从模式下: I2C 的地址= I2CSA6-I2CD0

主模式下: I2C 的速率为, SCL 的时钟频率= $F_{sys}/(I2CSAD+3)*2$, I2CSAD 不能为 0

4.5.10 与 UART 相关特殊功能寄存器描述**UA_CON (UART control register) (地址:0x150)**

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	UA_EN	RX_EN	RX_IE	TX_IE	BAUD16	TXOF/TXF	RXF	RX_OV
R/W/C	R/W	R/W	R/W	R/W	R/W	R/C	R	R/C
RESET	0	0	0	0	0	0	0	0

Bit7(UA_EN) UART 模块使能位

0: 禁止 UART 模块

1: 使能 UART 模块

Bit6(RX_EN) UART 接收模块使能位

0: 禁止 UART 的接收模块

1: 使能 UART 的接收模块

Bit5(RX_IE) UART 接收模块中断使能位

0: 禁止 UART 接收模块的中断

1: 使能 UART 接收模块的中断

Bit4(TX_IE) UART 发送模块中断使能位

- 0: 禁止 UART 发送模块的中断
- 1: 使能 UART 发送模块的中断

Bit3(BAUD16) UART 的波特率主频设置位

- 0: UART 的波特率主频为 $F_{osc}/2$
- 1: UART 的波特率主频为 $F_{osc}/8$

Bit2(TXOF/TXF) UART 的发送中断标志和发送标志

- 0: 当有开中断时, 需要软件清零, 若没有开中断, 则为发送的空闲状态
- 1: 当有开中断时, 为发送完成的标志, 需软件清零; 若没有开中断, 则为发送状态标志, 表示正在发送, 发送完后为 0.

Bit1(RXF) UART 接收标志位

- 0: 表示接收空闲状态
- 1: 表示正在接收

Bit0(RX_OV) UART 接收完成标志位

- 0: 需软件清零
- 1: UART 接收完成标志

UA_BAUD (UART 的波特率设置寄存器) (地址:0x151)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	BAUD7	BAUD6	BAUD5	BAUD4	BAUD3	BAUD2	BAUD1	BAUD0
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	U	U	U	U	U	U	U	U

波特率值的计算如下:

当 UA_CON.BAUD16=1 时, 波特率值 = $(F_{osc} / 8) / (BAUD + 1)$, $BAUD > 0$.

当 UA_CON.BAUD16=0 时, 波特率值 = $(F_{osc} / 2) / (BAUD + 1)$, $BAUD > 1$.

Ex. IRC 48Mhz, 设波特率 = 115200HZ.

$$BAUD = (48M / 8) / 115200 - 1 = 51 = 0x33$$

UA_BUF (UART 的数据寄存器)(地址:0x152)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	BUF7	BUF6	BUF5	BUF4	BUF3	BUF2	BUF1	BUF0
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	U	U	U	U	U	U	U	U

此寄存器为 UART 发送和接收的数据寄存器。

4.5.11 与 VReference 相关特殊功能寄存器描述

REFCON (VReference 控制寄存器) (地址:0x154)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	REF_EN	BIAS_R						
R/W/C	R/W	R/W						
RESET	0	0						
WDT_out	0	0						
Wake_up	U	U						

Bit7(REF_EN) 内部的 REF 参考电压使能控制位

0: 禁止内部的 REF 参考电压

1: 使能内部的 REF 参考电压

Bit6(BIAS_R) 内部的 REF 参考电压的反馈电阻控制位

0: 80K, REF 参考电压的电流小

1: 10K, REF 参考电压的电流大

REFDAT1 (VReference 设定寄存器) (地址:0x155)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol				RDB4	RDB3	RDB2	RDB1	RDB0
R/W/C				R/W	R/W	R/W	R/W	R/W
RESET				0	0	0	0	0
WDT_out				0	0	0	0	0
Wake_up				U	U	U	U	U

Bit4-0(RDB4-0) Resistor RDB of reference circuit, the corresponding R value is 320K, 160K, 80K, 40K, 20K.

0: the corresponding R is enabled;

1: otherwise.

REFDAT2 (VReference 微调寄存器) (地址:0x156)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol				RU4	RU3	RU2	RU1	RU0
R/W/C				R/W	R/W	R/W	R/W	R/W
RESET				0	0	0	0	0
WDT_out				0	0	0	0	0
Wake_up				U	U	U	U	U

Bit4-0(RU4-0)Resistor RU of reference circuit, the corresponding R value is 60K, 30K, 15K, 8K, 4K.

1: the corresponding R is enabled;

0: otherwise.

4.5.12 与 USB 相关特殊功能寄存器描述

USBCTL (USB 控制寄存器) (地址:0x190)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	USBEN	USBPUP		WKUP	RSTR	SUSR	RESR*	SETUP
R/W/C	R/W	R/W		R/W	R/C	R/C	R	R/C
RESET	0	0		0	0	0	0	0
USBRST	U	U		U	1	0	U	0

Bit7(USBEN) USB SIE 使能控制位

0: 禁止 USB SIE

1: 使能 USB SIE

Bit6(USBPUP) USB D+/D- 1.5K 上拉电阻使能位

0: 禁止 1.5K 的上拉电阻

1: 使能 1.5K 的上拉电阻

Bit4(WKUP) USB 设备唤醒主机控制位

USB WKUP 控制, 当系统需要唤醒主机时, 置此位为 1 并保持全速位速率 3 个以上的时间, 然后清 0。

Bit3(RSTR) USB 复位标志位

0: 需软件清零, 主机没有发复位信号

1: 当主机发出 USB 复位信号时, 硬件会置此位为 1。该位需要软件清 0。

Bit2(SUSR) USB 暂停标志位

0: 需软件清零, 主机没有发暂停信号

1: 主机发送了暂停信号时, 硬件会置此位为 1。该位需要软件清 0。

Bit1(RESR) USB 重新开始标志位

当主机发送 RESUME 信号时, 硬件会置此位为 1。如果系统处于 PowerDown 模式, 并且 USBIE —>RESE=1 时, SIE 会给 CPU 发出唤醒信号, 在等待 OST 后, CPU 继续运行。该位在 RESE=0 时, 会自动清 0。

Bit0(SETUP) USB Setup 标志位

当 SIE 收到 Setup 包时会硬件置 1。该位需要软件清 0。

USBADDR (USB 位址寄存器) (地址:0x11C)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	-	ADR6	ADR5	ADR4	ADR3	ADR2	ADR1	ADR0
R/W/C		R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET		0	0	0	0	0	0	0
USBRST		0	0	0	0	0	0	0

USB_ADDR: USB 設備位址。

USBIE (USB 中断控制寄存器) (地址:0x193)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	SOFIE	SOF_F			RSTIE	SUSIE	RESE	SETUPIE
R/W/C	R/W	R/C			R/W	R/W	R/W	R/W
RESET	0	0			0	0	0	0
USBRST	U	0			U	U	U	U

Bit7(SOFIE) USB SOF 中断允许位

- 0: 禁止 USB SOF 中断
- 1: 使能 USB SOF 中断

Bit6(SOF_F) USB SOF 中断标志位

- 0: 没有 USB SOF 中断
- 1: 有 USB SOF 中断, 需软件清 0

Bit3(RSTIE) USB 复中断允许位

- 0: 不允许 USB 复位中断
- 1: 允许 USB 复位中断

Bit2(SUSIE) USB SUSPEND 中断允许位

- 0: 不允许 USB SUSPEND 中断
- 1: 允许 USB SUSPEND 中断

Bit1(RESE) USB RESUM 使能位

- 0: 禁止 USB RESUM 唤醒
- 1: 允许 USB RESUM 唤醒

Bit0(SETUPIE) USB SETUP 中断允许位

- 0: 禁止 USB SETUP 包中断
- 1: 使能 USB SETUP 包中断

USBIV (USB 中断向量寄存器) (位址:0x192)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol				USBIV4	USBIV3	USBIV2	USBIV1	USBIV0
R/W/C				R	R	R	R	R
RESET				0	0	0	0	0
USBRST				0	0	0	0	0

USBIV[3:0]:

USB 中断来源

Hex	Interrupt Source
00	No Interrupt
01	USB Reset
02	USB Suspend

03	USB SOF
04	USB Setup
0F	EP0RX
10	EP0TX
11	EP1RTX
12	EP2RTX
13	EP3RTX
others	Reserved

用户可以通过查询 USBIV 来获得当前引起 USB 中断的 USB 事件。USBIV 具有优先级，数值越小的优先级越高。当有多个 USB 中断事件同时存在时，USBIV 的内容是这几个事件当中的优先级最高的那一个的事件的向量。

EPISO (Endpoint ISO control) (位址:0x194)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol					EP3ISO	EP2ISO		
R/W/C					R/W	R/W		
RESET					0	0		
USBRST					0	0		

Bit3 (EP3ISO) 端点 3 同步传输选择位

- 0: 禁止端点 3 的同步传输
- 1: 使能端点 3 的同步传输

Bit2 (EP2ISO) 端点 2 同步传输选择位

- 0: 禁止端点 2 的同步传输
- 1: 使能端点 2 的同步传输

EPACON (端点 buffer 位置控制寄存器) (位址:0x195)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	EP1A0	EP2A1	EP2A0	EP3A0				
R/W/C	R/W	R/W	R/W	R/W				
RESET	0	0	0	0				
USBRST	0	0	0	0				

Bit7 (EP1A0): EP1 起始地址及 BUFFER 的设置

- 0: 起始地址 = 0x40, EP0 和 EP1 BUFFER 深度=8/16/32/64 字节
- 1: 起始地址 = 0x20, EP0 和 EP1 BUFFER 深度=8/16/32 字节

Bit6~Bit5 (EP2A1-EP2A0): EP2 起始地址及 BUFFER 的设置

- 00: 起始地址 = 0x80, EP2 BUFFER 深度=8/16/32/64 字节
- 01: 起始地址 = 0x40, EP2 BUFFER 深度=8/16/32/64 字节
- 1x: 起始地址 = 0x60; EP2 BUFFER 深度=8/16/32 字节

Bit4 (EP3A0): EP3 起始地址及 BUFFER 的设置

- 0: 起始地址 = 0xc0, EP3 BUFFER 深度=8/16/32/64 字节

1: 起始地址 = 0x80, EP3 BUFFER 深度=8/16/32/64/128 字节

By set/clr EP2A1 to set EP2 buffer as Ping-Pong buffer. (EP2A0=1), payload=8/16/32 bytes

By set/clr EP3A0 to set EP3 buffer as Ping-Pong buffer. Payload=8/16/32/64 bytes.

EP0RXCTL (端點 0 接收狀態控制寄存器) (位址:0x196)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol		EPIE		RX_F		TOGGLE	STALL	RXEN
R/W/C		R/W		R/C		R	R/W	R/W
RESET		0		0		0	0	0
USBRST		0		0		0	0	0

Bit6(EPIE) 端点中断允许位

0: 禁止端点 0 中断

1: 允许端点 0 中断

Bit4 (RX_F) 端点中断标志位

0: 没有中断

1: 当 SIE 端点收到包时有中断, 需要软件清 0

Bit2(TOGGLE) 端点和 Toggle 位

0: 没有收到端点的 Toggle 位

1: 有收到端点的 Toggle 位

Bit1(STALL) 端点停滞位

写 1 时将停滞该端点。但端点 0 收到 SETUP 包时, 端点 0 的 STALL 位会自动清 0

Bit0(RXEN) 接收允许位

写 1 时允许该端点接收数据, 当数据接收完成后, SIE 将该位自动清 0。为 0 时, 如果主机发起一个 OUT transaction, SIE 将回复 NAK。

EP0RXCNT (端點 0 接收字节计数器) (位址:0x197)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol		Cnt6	Cnt5	Cnt4	Cnt3	Cnt2	Cnt1	Cnt0
R/W/C		R	R	R	R	R	R	R
RESET		0	0	0	0	0	0	0
USBRST		U	U	U	U	U	U	U

EP0RXCNT: 数据接收字节计数器, 用来读取端点 0 接收到的数据的字节数。

EP0TXCTL (端點 0 傳送狀態控制寄存器) (位址:0x198)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol		EPIE		TX_F		TOGGLE	STALL	TXEN
R/W/C		R/W		R/C		R/W	R/W	R/W
RESET		0		0		0	0	0
USBRST		0		0		0	0	0

Bit6(EPIE) 端点中断允许位

0: 禁止端点 0 发送中断

1: 允许端点 0 发送中断

Bit4(TX_F) 端点 0 发送中断标志位

0: 没有端点 0 的发送中断

1: 有端点 0 的发送为断, 需要软件清 0。

Bit2(TOGGLE) 端点 Toggle 控制位

一般情况下, 不需用户干预, USB SIE 会自动处理。

Bit1(STALL) 端点停滞位

写 1 时将停滞该端点。但端点 0 收到 SETUP 包时, 端点 0 的 STALL 位会自动清 0。

Bit0(TXEN) 端点 0 的发送允许位

写 1 时该端点允许发送数据, 当 USB SIE 发送完成后, 会自动将该位清 0。为 0 时, 如果主机发起一个 IN transaction, SIE 将回复 NAK。

EP0TXCNT (端点 0 发送字节计数器) (位址:0x199)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol		Cnt6	Cnt5	Cnt4	Cnt3	Cnt2	Cnt1	Cnt0
R/W/C		R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET		0	0	0	0	0	0	0
USBRST		U	U	U	U	U	U	U

EP0TXCNT: 数据发送字节控制寄存器, 用来控制发送数据的字节数。

EP1CTL (端点 1 状态控制寄存器) (地址:0x19A)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	EPEN	EPIE	EPDIR	RTX_F		TOGGLE	STALL	RTXEN
R/W/C	R/W	R/W	R/W	R/C		R/W	R/W	R/W
RESET	0	0	0	0		0	0	0
USBRST	0	0	0	0		0	0	0

Bit7(EPEN) 端点 1 使能位

0: 禁止端点 1

1: 使能端点 1

Bit6(EPIE) 端点 1 中断允许位

0: 禁止端点 1 中断

1: 允许端点 1 中断

Bit5(EPDIR) 端点 1 的输入输出控制位

0: IN 端点;

1: OUT 端点.

Bit4(RTX_F) 端点 1 的中断标志位

0: 没有中断

1: 有中断, 需软件清 0

Bit2(TOGGLE) 端点 1 的 Toggle 控制位

一般情况下, 不需用户干预, USB SIE 会自动处理。

Bit1(STALL) 端点 1 的停滞位

写 1 时将停滞该端点。但端点 0 收到 SETUP 包时, 端点 0 的 STALL 位会自动清 0。

Bit0(RTXEN) 端点 1 的发送允许位

写 1 时该端点允许发送(接收)数据, 当 USB SIE 发送(接收)完成后, 会自动将该位清 0。为 0 时, 如果主机发起一个 IN(OUT)包, SIE 将回复 NAK。

EP2CTL 端点 2 状态控制寄存器 (地址:0x19C)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	EPEN	EPIE	EPDIR	RTX_F		TOGGLE	STALL	RTXEN
R/W/C	R/W	R/W	R/W	R/C		R/W	R/W	R/W
RESET	0	0	0	0		0	0	0
USBRST	0	0	0	0		0	0	0

Bit7(EPEN) 端点 2 使能位

0: 禁止端点 2

1: 使能端点 2

Bit6(EPIE) 端点 2 中断允许位

0: 禁止端点 2 中断

1: 允许端点 2 中断

Bit5(EPDIR) 端点 2 的输入输出控制位

0: IN 端点;

1: OUT 端点.

Bit4(RTX_F) 端点 2 的中断标志位

0: 没有中断

1: 有中断, 需软件清 0

Bit2(TOGGLE) 端点 2 的 Toggle 控制位

一般情况下, 不需用户干预, USB SIE 会自动处理。

Bit1(STALL) 端点 2 的停滞位

写 1 时将停滞该端点。但端点 0 收到 SETUP 包时, 端点 0 的 STALL 位会自动清 0。

Bit0(RTXEN) 端点 2 的发送允许位

写 1 时该端点允许发送(接收)数据, 当 USB SIE 发送(接收)完成后, 会自动将该位清 0。为 0 时, 如

果主机发起一个 IN(OUT)包，SIE 将回复 NAK。

EP3CTL（端点 3 状态控制寄存器）(地址:0x19E)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	EPEN	EPIE	EPDIR	RTX_F		TOGGLE	STALL	RTXEN
R/W/C	R/W	R/W	R/W	R/C		R/W	R/W	R/W
RESET	0	0	0	0		0	0	0
USBRST	0	0	0	0		0	0	0

Bit7(EPEN) 端点 3 使能位

0: 禁止端点 3

1: 使能端点 3

Bit6(EPIE) 端点 3 中断允许位

0: 禁止端点 3 中断

1: 允许端点 3 中断

Bit5(EPDIR) 端点 3 的输入输出控制位

0: IN 端点;

1: OUT 端点.

Bit4(RTX_F) 端点 3 的中断标志位

0: 没有中断

1: 有中断，需软件清 0

Bit2(TOGGLE) 端点 3 的 Toggle 控制位

一般情况下，不需用户干预，USB SIE 会自动处理。

Bit1(STALL) 端点 3 的停滞位

写 1 时将停滞该端点。但端点 0 收到 SETUP 包时，端点 0 的 STALL 位会自动清 0。

Bit0(RTXEN) 端点 3 的发送允许位

写 1 时该端点允许发送(接收)数据，当 USB SIE 发送(接收)完成后，会自动将该位清 0。为 0 时，如果主机发起一个 IN(OUT)包，SIE 将回复 NAK。

EP1CNT（端点 1 字节寄存器）(地址:0x19B)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol		Cnt6	Cnt5	Cnt4	Cnt3	Cnt2	Cnt1	Cnt0
R/W/C		R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET		0	0	0	0	0	0	0
USBRST		U	U	U	U	U	U	U

EP1CNT: 数据发送(接收)字节控制寄存器，用来控制发送(接收)数据的字节数。

EP2CNT（端点 2 字节寄存器）(地址:0x19D)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	-------	-------	-------	-------	-------	-------	-------	-------

Symbol		Cnt6	Cnt5	Cnt4	Cnt3	Cnt2	Cnt1	Cnt0
R/W/C		R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET		0	0	0	0	0	0	0
USBRST		U	U	U	U	U	U	U

EP2CNT: 数据发送(接收)字节控制寄存器, 用来控制发送(接收)数据的字节数。

EP3CNT (端点 3 字节寄存器) (地址:0x19F)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol		Cnt6	Cnt5	Cnt4	Cnt3	Cnt2	Cnt1	Cnt0
R/W/C		R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET		0	0	0	0	0	0	0
USBRST		U	U	U	U	U	U	U

EP3CNT: 数据发送(接收)字节控制寄存器, 用来控制发送(接收)数据的字节数。

FIFOADR (端点 FIFO 位址寄存器) (位址:0x10E)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	ADR7	ADR6	ADR5	ADR4	ADR3	ADR2	ADR1	ADR0
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	0	0	0	0	0	0	0	0
USBRST	U	U	U	U	U	U	U	U

ADR7-0: 访问端点 FIFO 的位址指针。

FIFODAT (端点 FIFO 资料寄存器) (位址:0x10F)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	DAT7	DAT6	DAT5	DAT4	DAT3	DAT2	DAT1	DAT0
R/W/C	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
RESET	U	U	U	U	U	U	U	U
USBRST	U	U	U	U	U	U	U	U

DAT7-0: 访问端点 FIFO 的资料视窗。

EXINTC (EXINTC: 外部中断控制寄存器) (地址:0x1F0)

INTIE2 寄存器是可读写的寄存器, 包含 INT 外部中断 3 等各种使能控制位。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol	EI3S	EI3_ES	EI2S	EI2_ES			EX3IE	EX2IE
R/W/C	R/W	R/W	R/W	R/W			R/W	R/W
RESET	0	0	0	0			0	0
WDT_out	0	0	0	0			0	0
Wake_up	U	U	U	U			U	U

Bit7(EI3S) 外部中断#3 选择脚

0: 为 P91 通用 IO 口

1: 为外部中断脚

Bit6(EI3_ES) 外部中断触发选择

0: interrupt on falling edge of INT3 pin

1: interrupt on rising edge of INT3 pin

Bit5(EI2S) 外部中断#2 选择脚

0: 为 P90 通用 IO 口

1: 为外部中断脚

Bit4(EI2_ES) 外部中断触发选择

0: interrupt on falling edge of INT2 pin

1: interrupt on rising edge of INT2 pin

Bit1(EX3IE) 外部中断来源 3 允许

0: 外部中断来源 3 禁止

1: 外部中断来源 3 允许

Bit0(EX2IE) 外部中断来源 2 允许

0: 外部中断来源 2 禁止

1: 外部中断来源 2 允许

EXINTF (EXINTF: 外部中断标志寄存器) (地址:0x1F1)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Symbol							EX3_F	EX2_F
R/W/C							R/C	R/C
RESET							0	0
WDT_out							0	0
Wake_up							U	U

Bit1(EX3_F) INT3 触发标志

0: INT3 没有触发

1: INT3 有触发

Bit0(EX2_F) INT2 触发标志

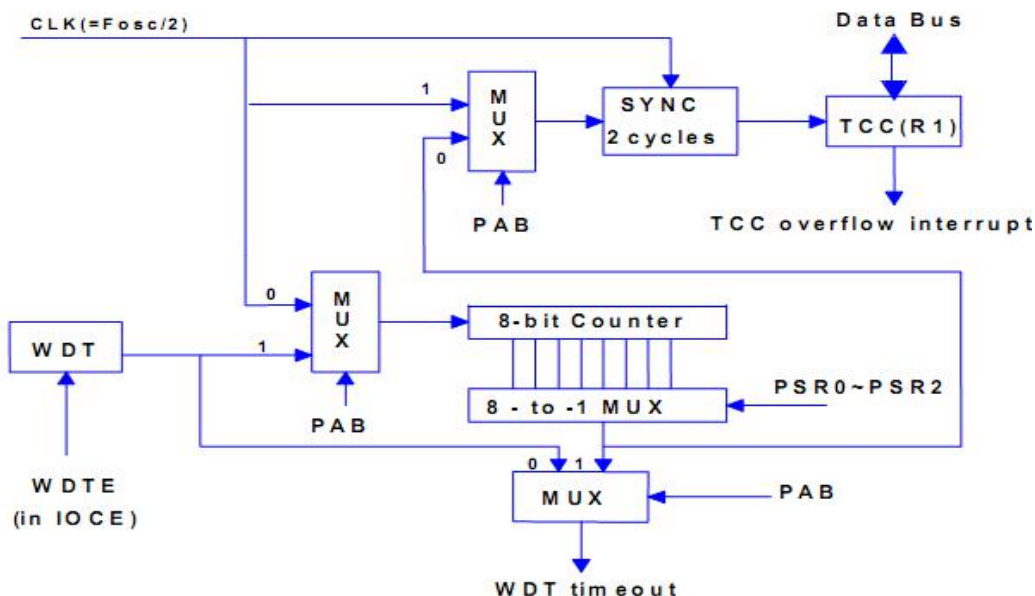
0: INT2 没有触发

1: INT2 有触发

五、功能描述

5.1 TCC/WDT 预分频器

有一个 8bit 计数器可以作为 TCC 或 WDT 的分频器。这个预分频器在同一时刻只能提供给 TCC 或 WDT 之一使用，CONT 寄存器的 PAB 位用于决定预分频器通过每次写入 TCC 的指令清除。当分配给 WDT 模式时，WDT 和预分频器由指令 WDTC 和 SLEP 进行清 0。



TCC 和 WDT 的模块图

R1(TCC)是一个 8bit 定时器/计数器。TCC 在每个指令周期(无预分频)加 1。

WDT 是一个自由运行的片内 RC 振荡器。即使是振荡器关闭（例如：在休眠模式），WDT 仍然保持运行。在正常操作或者休眠模式，WDT 溢出（如果有效）将导致复位。在正常模式下，WDT 在任何时候都可以通过软件编程设置为无效或有效（如果代码选项位 ENWDT 为“1”）。参考 IOCE 寄存器的 WDTE 位。没有预分频器时，WDT 的时间输出周期大约是 18MS。

5.2 I/O 端口

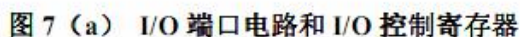
I/O 寄存器组，端口 5，端口 6，端口 7，是双向三态 I/O 端口。

P50~P57、P60~P63 通过软件控制可以具有内部下拉。

P54~P57、P60~P67、P70~P77、P80~P87、P90~P97、PA0~PA4 通过软件控制可以具有内部上拉。

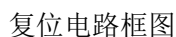
P60~P67、P76、P77、P80~P87、P90~P97 通过软件控制可以具有唤醒功能。

通过编程控制 I/O 控制寄存器组 IOC5、IOC6、IOC7，I/O 端口可以被定义为“输入”或“输出”管脚。I/O 寄存器组和 I/O 控制寄存器组都是可读可写的。下图描述了 I/O 接口电路。注意在读取 I/O 端口时输入和输出管脚的读取路径是不同的。



复位的原因有：

- (1) 上电复位
- (2) WDT 溢出（如果有效）



- 振荡器正在运行或者开始运行。
- 程序计数器(R2)设置为全“1”。
- 当电源打开，R3 的 5~6 位和 R4 的高 2 位被清 0。
- 所有 I/O 端口的管脚被设置为输入模式（高阻抗状态）。

- WDT 和预分频器清 0。
- 如果代码选项 ENWDT 为“1”，WDT 有效。
- CONT 寄存器的 BIT3、6 清 0，IOCE 寄存器的 BIT0、4~5 设置为“1”。
- 清除 R3F 的 BIT0 和 IOCF 寄存器的 BIT0。

注意：VDD=5V，振荡器起振时间为 18ms±30%

VDD=3V，振荡器起振时间为 36ms±30%

执行 SLEEP 指令（命名为 SLEEP1 模式）可以进入休眠模式（省电模式）。进入休眠模式时，WDT（如果有效）被清除但仍然保持运行。WDT 溢出（如果有效）就唤醒并复位。R3 的 T、P 标志位可判断复位（唤醒）的原因。

复位时状态寄存器 T、P 位状态

以下溢出情况，将会引起复位：1.电源上电。2.WDT 溢出。

表 复位后半 T 和 P 值

Reset Type	T	P
Power on	1	1
WDT during Operation mode	0	P
WDT wake-up during SLEEP1 mode	0	0
Wake-Up on pin change during SLEEP2 mode		

*p:复位前值

表 不同事件对 T、P 影响

Event	T	P
Power on	1	1
WDTC instruction	1	1
WDT time-out	0	*P
SLEEP instruction	1	0
Wake-Up on pin change during SLEEP2 mode	P	P

5.4 中断

TX645 有以下中断：

1. 外部中断 3 组(INT1, INT2, INT3)。
2. TCC 溢出中断。
3. Timer1 比较器匹配中断。
4. IO 口改变中断（从睡眠模式唤醒）
5. SPI1 中断。
7. WDT timeout 中断。
8. UART 中断。
9. Low-voltage detection 中断。
10. PTMR1/PWM1, PTMR3/PWM3 比较器匹配中断。
11. PTMR2/PWM2 比较器匹配中断。
12. USB 中断。

- INTIF 是中断状态寄存器，它记录中断标志位的中断请求。INTIE 是中断屏蔽寄存器。全局中断由指令 ENI 设置有效，由 DISI 指令设置为无效。当中断产生时（当允许时），它将使下一条指令从分别从不同的中断入口地址处开始执行。在执行中断服务子程序时，通过查询 INTIF 寄存器的标志决定中断源。在离开中断服务子程序之前，应该通过软件清除中断标志位并且使能中断以免重复中断。中断状态寄存器（INTIF）中的标志位的置 1 与它的屏蔽位的状态以及 ENI 指令的执行无关。注意，读 R3F 内容是 INTIF 与 INTIE 的逻辑与的输出。RETI 指令离开中断子程序并且使全局中断（ENI 指令的执行）有效。



1.振荡模式

2.晶体振荡/陶瓷振荡(XTAL)

The diagram shows a block labeled TX645. It has two pins: OSCI and OSCO. OSCI is connected to an external clock signal through an inverter. OSCO is an output signal.

图 外部时钟脉冲输入电路

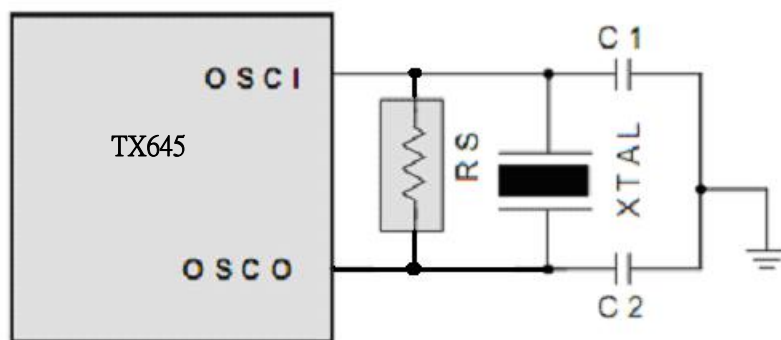


图 晶体/谐振电路图（并联电阻）

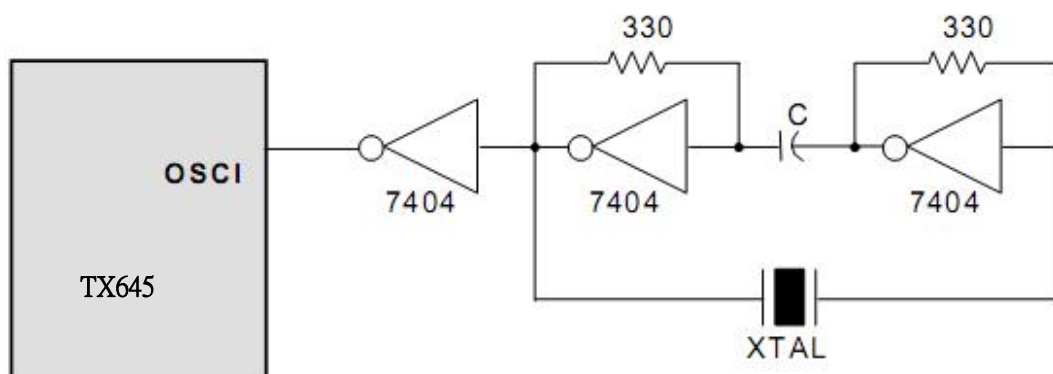


图 晶振/谐振电路图（串联谐振模式）

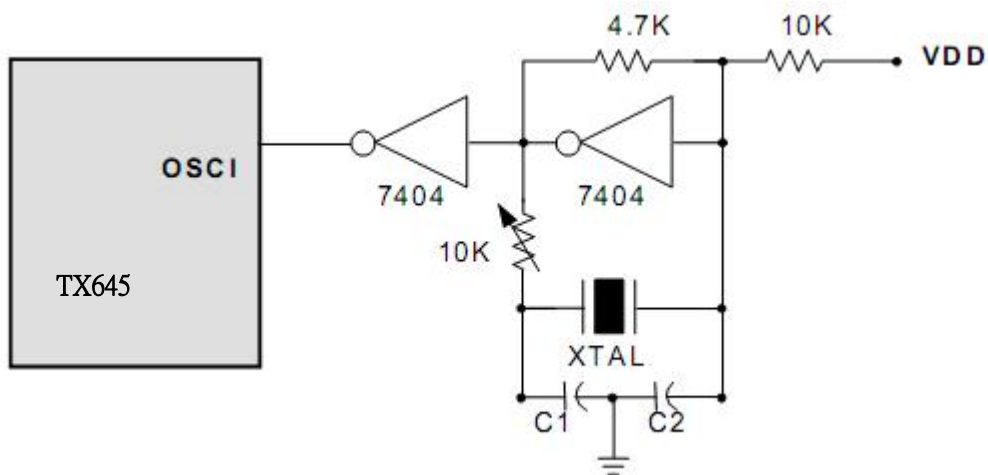


图 晶振/谐振电路图（并联谐振模式）

表 5.1 晶振/谐振电容选择

Oscillator Type	Frequency Mode	Frequency	C1(pF)	C2(pF)
Crystal Oscillator	LXT	32.768KHz	25	15
		100KHz	25	25
		200KHz	25	25
	HXT	455KHz	1000	1000
		1.0MHz	15~30	15~30
		2.0MHz	15	15

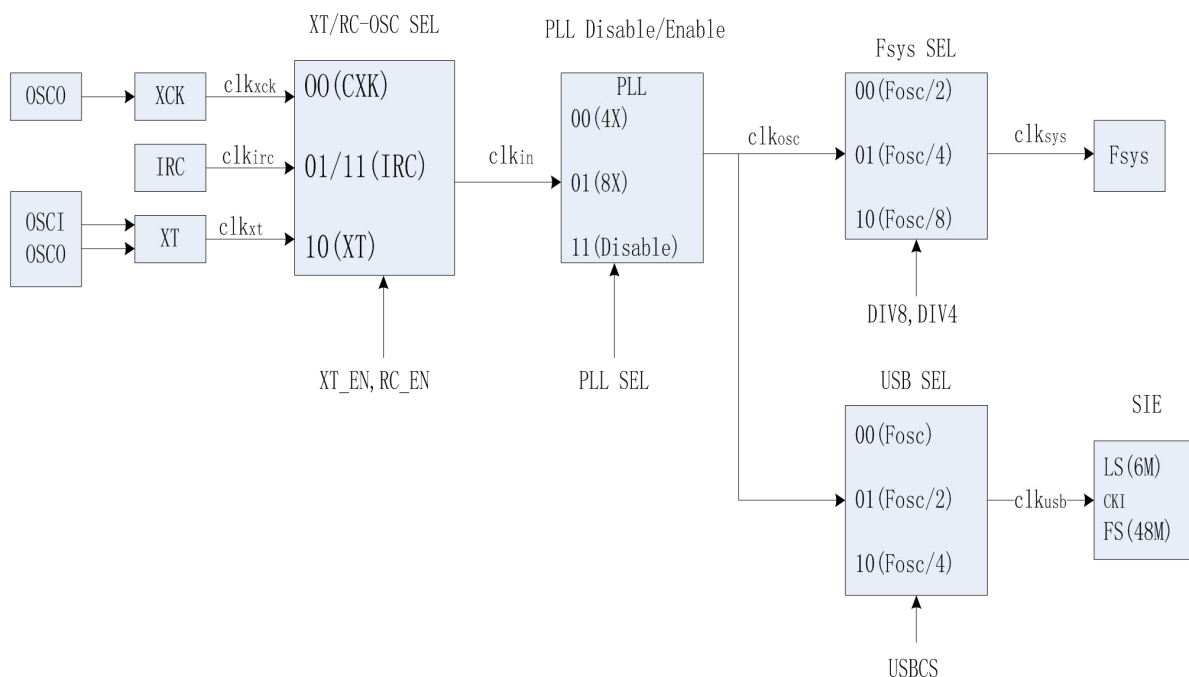
		4.0MHz	15	15
--	--	--------	----	----

3. 内部 RC 振荡模式

选择内部 RC 振荡模式时，可在烧录时选择 3M、4M、6M、8M、10M、12M、20M 等频率

4. 内部 PLL 振荡

内部 PLL，有三种方式，一种是没有倍频，一种是 4 倍频，一种是 8 倍频。其中 PLL 的框图如下：



六、绝对最大范围

(所有电压参考 GND)

项目	符号	额定值	单位
耐压范围	V _{DD}	0 ~ 6	V
输入/输出电压	V _I / V _O	GND-0.3~V _{DD} +0.3	V
工作温度	T _{DD}	-40 ~ 85	°C
存放温度	T _{ST}	-20 ~ 125	°C

七、电气特性

交流电气特性 ($T_A=0^{\circ}\text{C} \sim 70^{\circ}\text{C}$, $V_{DD}=3\text{V} \& 5\text{V}$)

符号	参数	条件	最小值	典型值	最大值	单位
Dclk	振荡输入占空比	-	45	50	55	%
Tins	指令周期	-	100	-	DC	nS
Ttcc	TCC 输入周期	-	$(T_{ins}+20)/N^*$	-	-	nS
Tdrh	复位保持时间	-	17.6-30%	17.6	17.6+30%	mS
Trst	复位脚的脉冲宽度	-	2000	-	-	nS
Twdt	看门狗周期时间	-	17.6-30%	17.6	17.6+30%	mS
Thold	输入电平保持时间	-	-	20	-	nS
Tdelay	输出延时时间	20pF 的电容负载	-	50	-	nS

注意：N=预分器的倍数

直流电气特性 ($T_A=0^{\circ}\text{C} \sim 70^{\circ}\text{C}$, $V_{DD}=3\text{V} \& 5\text{V}$, LDO = 3.0V)

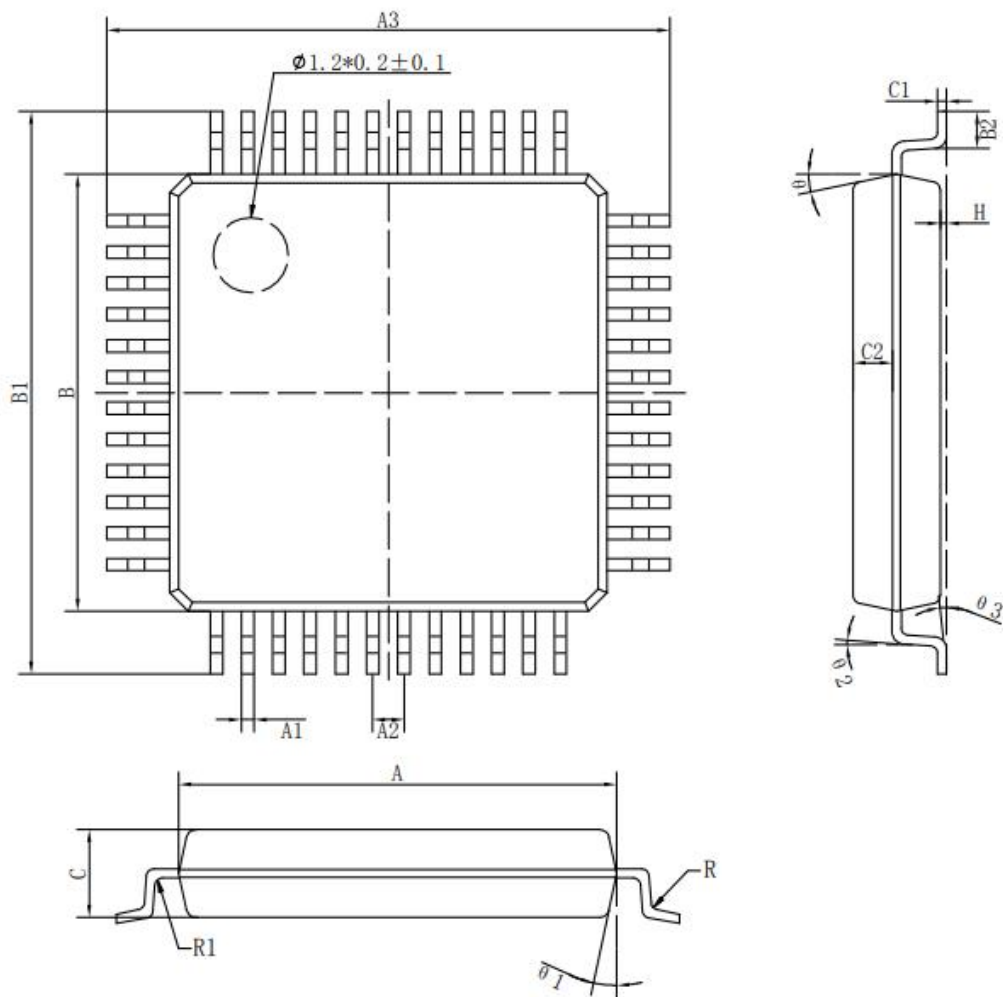
符号	参数	条件	最小值	典型值	最大值	单位
FXT	晶振 $V_{DD}=2.3\text{V}$	-	DC	-	4.0	MHz
	晶振 $V_{DD}=3.0\text{V}$	-	DC	-	8.0	MHz
	晶振 $V_{DD}=5.0\text{V}$	-	DC	-	20.0	MHz
IIL	输入漏电流	$V_{IN}=V_{SS}, V_{DD}$	-	0	± 1	μA
VIH1	输入高电平 ($V_{DD}=5\text{V}$)	Ports 5、6、7、8、9	2.6	-	-	V
VIL1	输入低电平 ($V_{DD}=5\text{V}$)	Ports 5、6、7、8、9	-	-	1.4	V
VIH2	输入高电平 ($V_{DD}=3\text{V}$)	Ports 5、6、7、8、9	1.8	-	-	V
VIL2	输入低电平 ($V_{DD}=3\text{V}$)	Ports 5、6、7、8、9	-	-	0.9	V
VOH	输出高电平 ($V_{DD}=3\text{V}$)	$IO_BUF=0, IOH=6\text{mA}$	2.7	-	-	V
		$IO_BUF=1, IOH=6\text{mA}$	2.7	-	-	V
	输出高电平 ($V_{DD}=5\text{V}$)	$IO_BUF=0, IOH=10\text{mA}$	4.5	-	-	V
		$IO_BUF=1, IOH=10\text{mA}$	4.5	-	-	V
VOL	输出低电平 ($V_{DD}=3\text{V}$)	$IO_SINK=0, IO_BUF=0, IOL=7\text{mA}$	-	-	0.3	V
		$IO_SINK=0, IO_BUF=1, IOL=7\text{mA}$	-	-	0.3	V
	输出低电平 ($V_{DD}=5\text{V}$)	$IO_SINK=0, IO_BUF=0, IOL=14\text{mA}$	-	-	0.5	V
		$IO_SINK=0, IO_BUF=1, IOL=15\text{mA}$	-	-	0.5	V
	输出低电平 ($V_{DD}=3\text{V}$)	$IO_SINK=1, IOL=14\text{mA}$	-	-	0.3	V
	输出低电平 ($V_{DD}=5\text{V}$)	$IO_SINK=1, IOL=30\text{mA}$	-	-	0.5	V
IPH	上拉电阻电流	上拉电阻打开, 输入接 GND	50	118	240	μA
IPD	下拉电阻电流	下拉电阻打开, 输入接 VDD	20	31	120	μA

ISB1	睡眠电流	输入接 VDD，输出悬空，WDT=DIS	-	-	3	uA
ISB2	睡眠电流	输入接 VDD，输出悬空，WDT=EN	-	-	6	uA
ICC1	工作电流(VDD=3.0V)	Fosc=32768Hz,输出悬空,WDT=DIS	-	34	50	uA
ICC2	工作电流(VDD=3.0V)	Fosc=32768Hz,输出悬空,WDT=EN	-	41	55	uA
ICC3	工作电流(VDD=5.0V)	Fosc=4MHz,输出悬空	-	1.1	2.0	mA
ICC4	工作电流(VDD=5.0V)	Fosc=10MHz,输出悬空	-		4.0	mA

八. 封装尺寸图

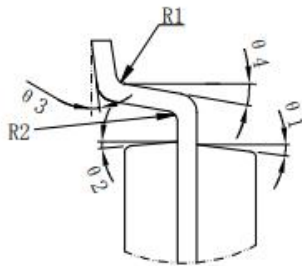
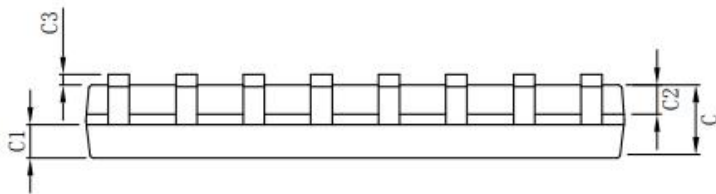
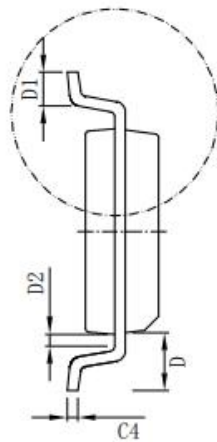
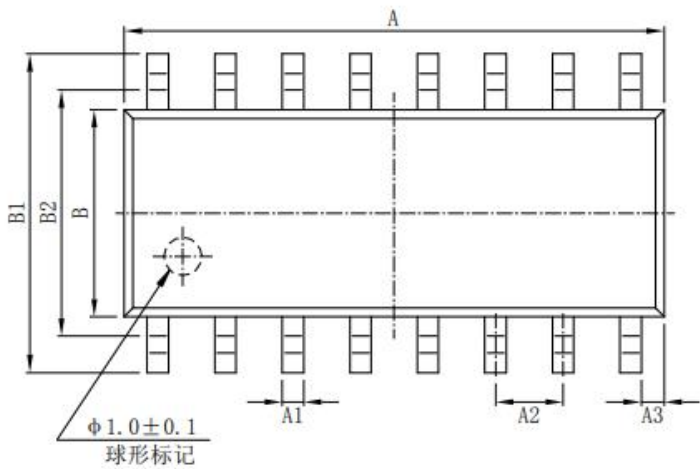
LQFP48

标注	尺寸	最小(mm)	最大(mm)	标注	尺寸	最小(mm)	最大(mm)
A		6.90	7.10	C2		0.636TYP	
A1		0.20TYP		H		0.05	0.15
A2		0.50TYP		θ		12° TYP4	
A3		8.80	9.20	θ 1		12° TYP4	
B		6.90	7.10	θ 2		4° TYP	
B1		8.80	9.20	θ 3		0° ~ 5°	
B2		0.50	0.80	R		0.15TYP	
C		1.30	1.50	R1		0.12TYP	
C1		0.127	0.16				



SOP16

标注	尺寸	最小 (mm)	最大 (mm)	标注	尺寸	最小 (mm)	最大 (mm)
A		9.80	10.00	C4		0.203	0.233
A1		0.356	0.456	D		1.05TYP	
A2		1.27TYP		D1		0.40	0.70
A3		0.302TYP		D2		0.15	0.25
B		3.85	3.95	R1		0.20TYP	
B1		5.84	6.24	R2		0.20TYP	
B2		5.00TYP		θ 1		8° ~ 12° TYP4	
C		1.40	1.60	θ 2		8° ~ 12° TYP4	
C1		0.61	0.71	θ 3		0° ~ 8°	
C2		0.54	0.64	θ 4		4° ~ 12°	
C3		0.05	0.25				



附：版本记录

版别	日期	更新内容	页次	备注
V0.11	2016-11-21	1 st version Modified from GA852U48 Ver1.1 48 I/O => 45 I/O UART Time base change from Fsys to Fosc 6 PWMs => 3 PWMs LVD		