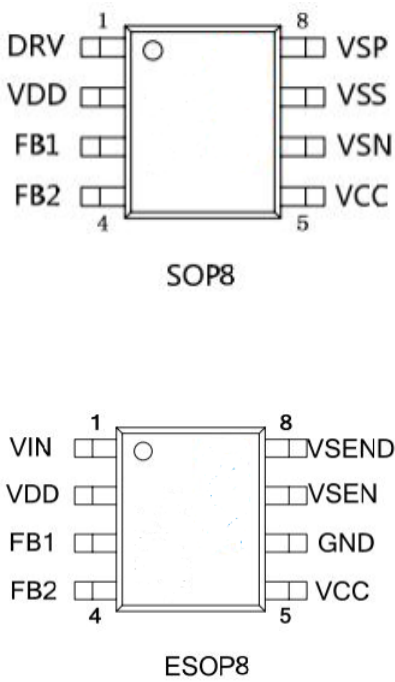


基于 TX413xL 设计的降压恒压恒流应用指导书

方案特点

- 宽输入电压:6V-150V
- 固定工作频率
- 高效率: 95%@12V/2A
- 轻载降频, 提高轻载效率
- 待机电流小, 低至 1mA 以内
- 内置过温、过流、输出短路保护
- 内置软启动
- 恒压精度高
- 外扩 MOS 可支持 10A 开关电流
- 恒压恒流输出

管脚排列



管脚描述

芯片 型号	引脚定义							
	芯片驱动 DRV 或输入 脚	芯片电源 VDD	输出反 馈正采 样 VFB1	输出反 馈负采 样 VFB2	LD0 输 出 VCC	电流检 测负端 VSN	芯片地 VSS (GND)	电流检 测正端 VSP (MOS 源极)
TX4131L	1	2	3	4	5	6	7	8
TX4132L	1	2	3	4	5	7	6	8
TX4136L	1	2	3	4	5	7	6	8
TX4130L	1	2	3	4	5	7	6	8

注：内置 MOS 芯片底部散热焊盘接 VIN 脚



目录:2

1. TX413xL 系列快速选型表.....3

2. TX4131L 典型应用.....3

 1) TX4131L DEMO 原理图和 PCB 图.....3

 2) TX4131L 外扩 MOS 应用 DEMO BOM 清单.....4

 3) TX4131L 外扩 MOS 典型应用测试数据.....5

3. TX4131L 系列设计指南.....5

 1) 芯片 VDD 和 VCC 旁路电容参数选择.....5

 2) CS 限流电阻选择.....6

 3) EMC 电路.....6

 4) 芯片极限参数使用注意.....6

 5) Layout 注意事项.....6

 6) 《TX4131L 电感外围参数计算器》使用步骤和说明书.....7

 7) 应用中常见问题解答.....10

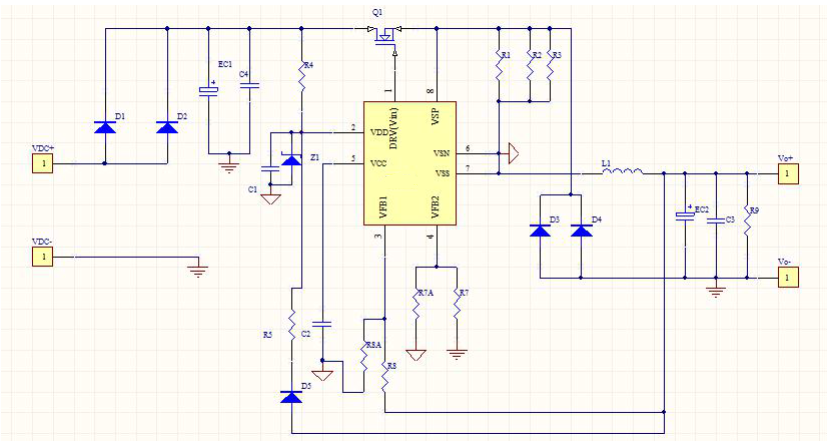


1. TX413x-L 系列快速选型表

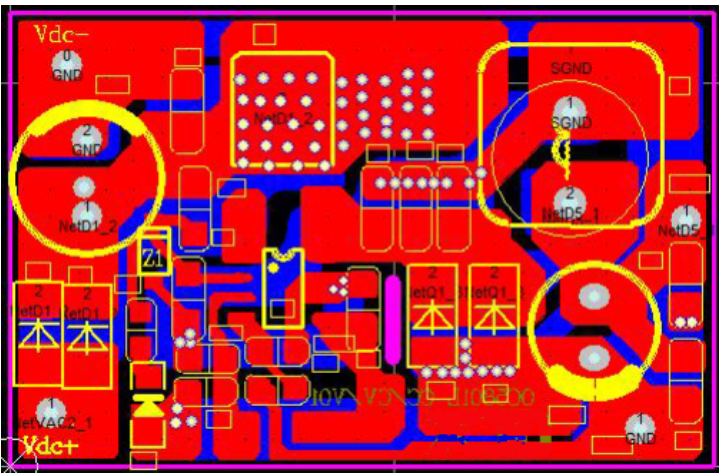
型号	输入电压范围	输出电压范围	开关管电流	输出功率	驱动方式	效率	封装
TX4131L	6-150	<Vin-3	≤10A	≤120W	外扩 MOS	≤95%	SOP8
TX4130L	6-100	<Vin-3	≤2.4A	≤30W	内置 MOS	≤93%	ESOP8
TX4132L	6-60	<Vin-3	≤3.0A	≤30W	内置 MOS	≤95%	ESOP8
TX4136L	6-150	<Vin-3	≤1.5A	≤20W	内置 MOS	≤93%	ESOP8

2. TX4131L 典型应用 DEMO

1) TX4131L 应用 DEMO 原理图



2) TX4131L 应用 DEMO 对应 PCB 图





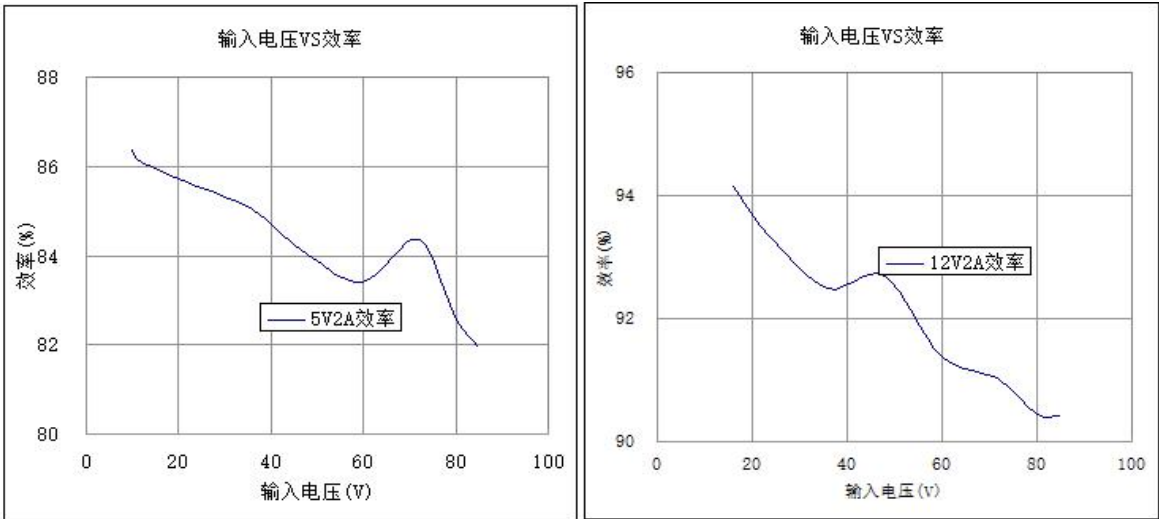
3) TX4131L 外置 MOS 应用 DEMO BOM 清单

型号:TX4131L			Vin=DC(10-85)V;Vo=5V;Io=2.0A	设计:	
NO.	Part Types	Symbol	Description	Qty.	Unit
1	贴片电阻	R1 R2 R3	0R18±1% 1206 0.25W	3	Pcs
2		R4	51K±5% 1206 0.25W	1	Pcs
3		R5	0R±5% 1206 0.25W	1	Pcs
4		R7 R8	62K±1% 0805 0.125W	1	Pcs
5		R7A R8A	4.99K±1% 0805 0.125W	1	Pcs
6		R9	2.2K±5% 0805 0.125W	1	Pcs
7	贴片电容	C1	4.7uF±10%/50V/X7R/1206	1	Pcs
8		C2	4.7uF±10%/16V/X7R/0805	1	Pcs
9		C3	100nF±10%/16V/X7R/0805	1	Pcs
10	电解电容	EC1	47uF/100V(φ10*13)	1	Pcs
11		EC2	100uF/25V(φ6.3*11)	1	Pcs
12	贴片二极管	D1 D2	短路	0	Pcs
13		D3 D4	3.0A/100V/SS310/SMB	2	Pcs
14		D5	1N4148/100V/0.15A/LL34	1	Pcs
16	MOS 管	Q1	NC0110K/TO-252 10A/100V Rds(on)=108mR	1	Pcs
17	稳压管	Z1	12V/SOD123/0.25W	1	Pcs
18	电感	L1	L=47uH/φ=0.65mm 工字 10*16mm	1	Pcs
19	IC	U1	TX4131L/SOP-8	1	Pcs
型号:TX4131L			Vin=DC(16-85)V;Vo=12V;Io=2.0A	设计:	
NO.	Part Types	Symbol	Description	Qty.	Unit
1	贴片电阻	R1 R2 R3	0R18±1% 1206 0.25W	3	Pcs
2		R4	51K±5% 1206 0.25W	1	Pcs
3		R5	0R±5% 1206 0.25W	1	Pcs
4		R7 R8	120K±1% 0805 0.125W	1	Pcs
5		R7A R8A	3.9K±1% 0805 0.125W	1	Pcs
6		R9	6.2K±5% 0805 0.125W	1	Pcs
7	贴片电容	C1	4.7uF±10%/50V/X7R/1206	1	Pcs
8		C2	4.7uF±10%/16V/X7R/0805	1	Pcs



9		C3	100nF±10%/25V/X7R/0805	1	Pcs
10	电解电容	EC1	47uF/100V(φ10*13)	1	Pcs
11		EC2	220uF/25V(φ6.3*11)	1	Pcs
12	贴片二极管	D1 D2	短路	0	Pcs
13		D3 D4	3.0A/100V/SS310/SMB	2	Pcs
14		D5	1N4148/100V/0.15A/LL34	1	Pcs
16	MOS 管	Q1	NC0110K/TO-252 10A/100V Rds(on)=108mR	1	Pcs
17	稳压管	Z1	12V/SOD123/0.25W	1	Pcs
18	电感	L1	L=47uH/φ=0.65mm 铁硅铝磁环 T15*9mm	1	Pcs
19	IC	U1	TX4131L/SOP-8	1	Pcs

4) TX4131L 外置 MOS 应用 DEMO 测试数据



3. TX4131L 系列设计指南

1) 芯片 VDD 和 VCC 旁路电容参数的选择:

芯片供电从输出取电，在 MOS 管导通时间 T_{on} 内，芯片 VDD 和 VCC 无法从输出取电，芯片工作完全由在关断时间 T_{off} 内给 VDD 和 VCC 充的电荷提供，若 VDD 和 VCC 电容容量不足，或者 T_{off} 时间较短的情况下，会造成 T_{on} 时间内取电不足，无法正常工作，而造成芯片出现反复启动的现象，所以建议 VDD 和 VCC 的取值范围如下：

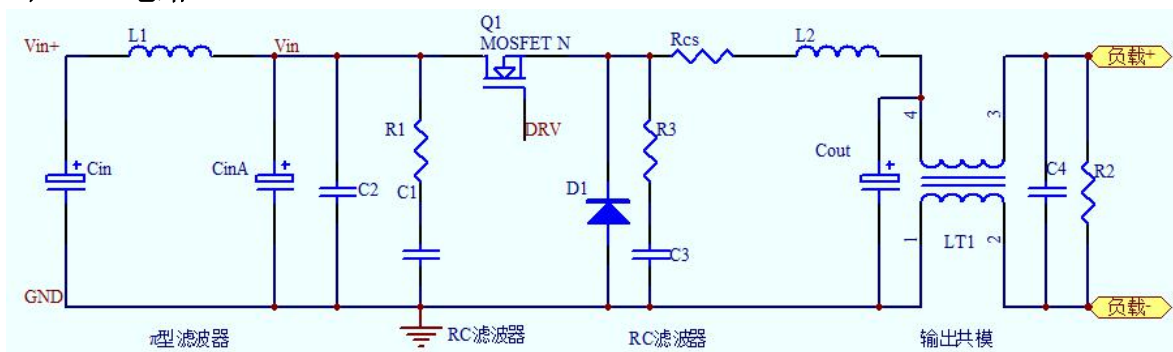
VDD 电容容量	$\geq 4.7\mu F$	输出功率超过 40W 或输出电流超过 4A 需增大到 10uF, 且输出电压低于 5.0V 应用，VDD 电容需增大
VDD 电容耐压	$\geq 50V$	
VCC 电容容量	$\geq 4.7\mu F$	输出功率超过 40W 或输出电流超过 4A 需增大到 10uF 以上
VCC 电容耐压	$\geq 16V$	



2) CS 限流电阻选择:

CS 限流电阻的作用为过流保护使用, 保证模块工作在恒压恒流模式下, 也是为了保证上电或者误操作的情况下, 出现过流, 保护模块。过流保护的设置和满载电流的大小有关系, 比如 5V/2A 的输出应用, 为了保证可以满载输出电流 2A, CS 限流电阻必须大于满载电流的 30%左右, 设定的 $R_{cs}=0.15V/(1.3 \cdot I_o)$

3) EMC 电路:



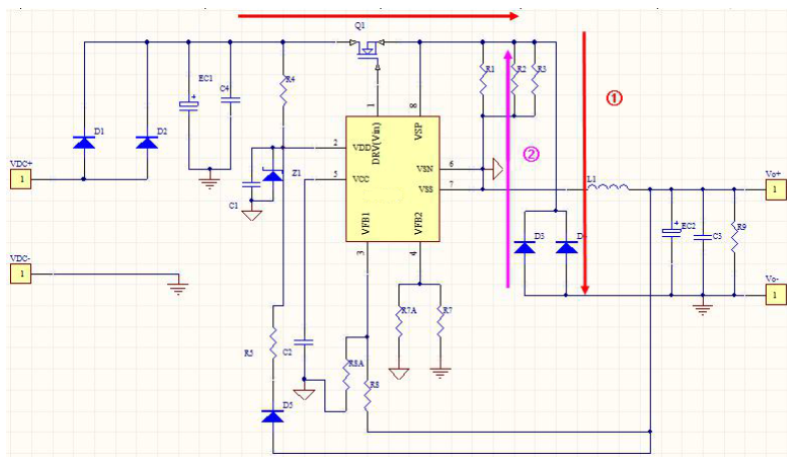
4) 芯片极限参数使用注意:

- 芯片采用 CMOS 工艺, VDD 引脚电压, 极限值为 33V 电压, VCC 极限为 7V 电压;
- VDD 极限电流为 10mA;
- 内置 MOS 管的 TX4130L/4132L/4136L 为 ESOP8 封装, IC 最大散热功耗 $P_d=0.75W$, TX4130L 极限开关电流为 2.5A/建议控制输出最大在 2.0A 以内应用, TX4136L 极限开关电流为 2.0A/建议控制输出最大在 1.5A 以内应用, TX4132L 极限开关电流为 3.4A/建议控制输出最大在 3.0A 以内应用; 外置 MOS 的 TX4131L 建议开关电流为 10.0A;

使用内置 MOS 管芯片时, IC 的温升会比外置 MOS 高, 为了高可靠性, 我司建议的最大输出电流测试芯片最大温升 $55^{\circ}C$ 。;

- 芯片极限焊接温度为 $240^{\circ}C$ (时间小于 30S)。

5) Layout 注意事项:



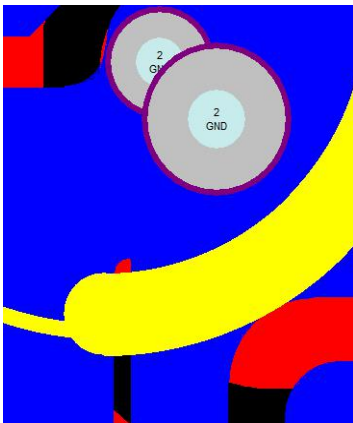


TX4131L 系列在上电后，VDD 达到 6V 电压，DRV 驱动打开 MOS 管，CS 引脚检测 CS 电阻上的电压，电感电流线性增大，CS 电阻上的电压也线性往上增，在 CS 电压达到 0.15V 的电压时，DRV 关闭 MOS 管，此 MOS 管的回路如上图①红色回路，在 MOS 管关闭后，电感释放电流经过续流二极管 D3/D4，经过输出负载，续流回路如上图②粉红色回路，此两个为主功率回路。

使用 TX4131L 系列时主要布线注意事项如下：

① IC 的 VDD 旁路电容 C4 和 VCC 旁路电容要靠近 IC 的 VDD 和 VCC-VSS 脚；

② IC 的 VSS，VCC 和 VDD 电容接地接一起，均为小信号地。CS 接的电阻的地、电感接的 VSS 为功率地，小信号地和功率地分开走线，采用单点走线和连接，在 VDD 电容的负极用星型连接；



③ CS 电阻采样电阻要靠近 IC 的 CS 引脚；

④ 功率大电流回路（上图红色①和粉红色②回路）走线要粗，短线，面积小，布线时尽可能不要走闭环，芯片尽可能不在大功率回路以内，避免电流涡流产生的高频磁场对芯片小信号有干扰；

⑤ MOS 管栅极到 IC 的 DRV 脚可接个小电阻，减少 MOS 管的尖峰电压；

⑥ PCB 布线小信号远离电感 L1 和续流二极管 D3，D4；

⑦ 电感器不可直接贴近 IC 或者倒放在 IC 上，避免电感高频电流信号对芯片内部小信号的干扰；

⑧ 输入和输出端需并联 0.1~1uF 的陶瓷电容，消除高频杂波信号，使芯片工作更加稳定；

⑨ 使用内置 MOS 芯片电感和续流二极管尽可能靠近芯片 SW 脚；

⑩ 使用内置 MOS 芯片，SW 脚接散热底座，在布线过程中尽可能多铺铜，加大芯片散热面积，但铺铜需远离芯片的小信号 VSS。

6) 《TX4131L 电感外围参数计算器》使用步骤和使用说明书，实例演示：

参数计算器分为两个步骤

一、**橙色部分**填入，①输入参数、输出参数选择

二、**蓝色部分**系统自动计算出相关的数值范围：

②根据橙色输入部分计算出最小电感值的大小；



③系统自动计算出最小电感值和电感所需的线径，橙色选择电感量（必须大于最小电感值，输出电流越大，取值越小，反之亦然，一般取值在 47-100uH）；

④系统自动计算出续流二极管的选型，以便客户根据选型二极管型号；

⑤选择 VFB1 引脚接下偏电阻，系统自动计算出上偏电阻的阻值；

⑥系统自动计算出 VFB2 引脚接的上偏、下偏电阻值；

⑦系统自动计算出 CS 电阻值的最大值，橙色部分选择 CS 电阻值，必须小于系统计算出的 Rcs 电阻值，系统同时自动计算出 CS 电阻的功耗，以便客户选择电阻的封装；

⑧系统自动计算出输出假负载电阻值和电阻功耗；

⑨系统自动计算出输入电容、输出电容、方案选的芯片型号，以便客户选型，使得客户不用去牢记选型表；

三、使用参数计算器实例演示：

以我司提供的 TX4131L 的 DEMO，演示如何使用《TX4131L 电感外围参数计算器》

输入电压最小值 (V)	输入电压最大值 (V)	输出电压值 (V)	满载电流值 (A)
10	85	5	2

①填入输入电压和输入电流、填入输出电压和输出电流参数

输入最低电压	Vin_min(V)=	10
输入最高电压	Vin_max(V)=	85
输出空载最高电压	Vo(V)=	5
输出最大电流	Io(A)=	2

②根据橙色输入部分计算出最小电感值的大小和电感线径；

③系统自动计算出最小电感值和电感所需的线径，橙色选择电感量（必须大于最小电感值，输出电流越大，取值越小，反之亦然，一般取值在 47-100uH）；

计算电感最小值 L(uH) >	26	根据电感最小值， 选择合适电感值
实际电感取值 L(uH)=	47	
电感纹波电流范围 ΔI(A)=	0.33	0.63
电感线径 φ(mm)=	0.70	

④系统自动计算出续流二极管的选型，以便客户根据选型二极管型号；



续流二极管D3的耐压选择	100
续流二极管D3的电流 $I_{D3}(A)$ =	5
续流二极管D3的型号=	SS5100

⑤选择 VFB1 引脚接下偏电阻，系统自动计算出上偏电阻的阻值；

FB1分压下偏电阻 $R8(K)$ =	5.1	下拉电阻选择3-7K
FB1分压上偏电阻 $R8A(K)$ =	62.0	

⑥系统自动计算出 VFB2 引脚接的上偏、下偏电阻值；

FB2下偏电阻 $R7(K)$ =	5.1
FB2上偏电阻 $R7A(K)$ =	62.0

⑦系统自动计算出 CS 电阻值的最大值，橙色部分选择 CS 电阻值，必须小于系统计算出的 R_{cs} 电阻值，系统同时自动计算出 CS 电阻的功耗，以便客户选择电阻的封装；

CS采样电阻 $R_{cs}(\Omega) <$	0.060
实际选择CS电阻阻值 $R_{cs}(\Omega) =$	0.05
CS电阻功耗 $P_{cs}(W) =$	0.23

⑧系统自动计算出输出假负载电阻值和电阻功耗；

假负载电阻 $R9(K\Omega) =$	2.5
假负载电阻 $R9(mW) =$	10.00

⑨系统自动计算出输入电容、输出电容、方案选的芯片型号，以便客户选型，使得客户不用去牢记选型表；

输出电容 $C_{out} (uF)$	83
输入电容 $C_{in} (uF)$	42
方案自动选型	TX4131L

四、使用说明书的“方案预估提醒”（若有提示，提示显示于参数计算器的右上方）

方案参数提示为系统自动提示内容，排除客户使用此芯片时可能出现的现象，同时出现如下参数提示对应的措施为：

提示①，芯片驱动 MOS 管的电流在达到一定时，MOS 管的上升和下降速率会下降，造成 MOS 管的



开关损耗增加，所以在输出电流达到 10A 以上需要加上图腾柱或者推挽驱动电路来实现大电流应用；

提示②，由于输入 CS 电阻为限制输入电流用，参数计算器中系统会根据方案参数自动计算出 CS 电阻需要的最小值，在实际应用中 CS 电阻值设计值需要<系统计算出的 CS 电阻值，否则可能由于 CS 限制电流，比如输出 12V/8A，若 CS 采样电阻为 0.02R，则限制的输出电流=0.15/0.02=7.5A，输出电流实际无法达到 8A 的电流输出，尽可能在输出电流的 30%左右的余量， $R_{cs}=0.15/(1.3 \times I_o)$

若 CS 电阻取值偏大，出现输出电压下降，输出下降的值和功率限制有关系，可以理论计算出大概满载时，输出电压变为 $V_o=0.15 \times R_{cs} \times V_{o-sp}/I_{o-max}$ ， V_{o-sp} 为理论输出电压值， I_{o-max} 为满载电流值）。

输出电流较大 ,建议 MOS 加上图腾柱驱动电路提高驱动能力	提示①
CS 进入限流，无法带起满载电流，需减小 CS 电阻	提示②
输入和输出压差不足,低输入电压无法恒压输出	提示③

7) TX4131L 应用中常见问题分析：

① Q:输入电容是否可以省略

A:不可以，输入电容为芯片提供瞬态大电流，去掉会出现芯片工作不正常，甚至损坏芯片，同时**输入电容不可使用陶瓷电容**，是因为陶瓷电容过瞬态大电流的能力不足，在输出满载的情况下，开关冲击可能直接击穿电源模块。

② Q:输出纹波电压值较大

A:芯片为固定工作频率，输出电流的大小和输出电容容量的大小直接影响了输出纹波电压值，在输出电流较大的情况下，需要把输出电容容量增大，同时输出电容容量采用低 ESR 的材质的电容，比如低 ESR 电解电容、陶瓷电容或胆电容等，也可采用多个电容并联降低 ESR。输入电容的最小 RMS 电流 $I_{RMS}=0.3 \times \Delta I_L$ $\Delta I_L=(V_{in}-V_o) \times D_{max}/L/Fs$

③ Q:驱动 MOS 的 DRV 信号不规则，不是规则的稳定方波信号。

A:a) 首先排查 MOS 管的开启电压 $V_{gs(th)-max}$ 最大值是否小于 3.0V(内置的芯片不用排查此点)，若 MOS 管的开启电压的最大值小于 3.0V，可能造成开启困难或者开启不完全导通现象。b) 排查外围参数选择是否合理，比如 MOS 管、续流二极管、VDD 和 VCC 电容、电感等重要参数是否按照参数计算器来选择，没有出现电感值偏小、输入电容、输出电容偏小等。c) 排查布线是否合理，请参考上述的布线规则。



④ Q: 设计中 R_{CS} 的取值关系和取值不当造成的影响。

A: CS 引脚基准电压均为 0.15V, 且只要 V_{CS} 超过 0.15V, MOS 管的峰值电流被限制, CS 引脚为接入在 MOS 管 S 极对地, 控制电感充电回路中, 控制 MOS 管上的峰值电流大小。

- a) 若 CS 电阻取值太大, 在 MOS 管开通时的充电回路②中电感的充能就会小, 充能不足的情况下, 在 MOS 管关闭时间内, 电感给后级负载供电的能量即不够, 根据能量守恒 $P_i \cdot \eta = P_o$, 则输出的功率即不足, 在芯片正常工作时间段内, V_{CS} 电压达到 0.15V, V_{CS} 电压达到 0.15V 后 MOS 管峰值电流始终保持在 $I_{pk} = 0.15V/R_{CS}$, 造成输入功率始终限制在一定值, 即输出功率也被限制, 若输出电流一定的情况下, 造成 V_o 电压始终无法达到设定值, 若出现此种输入电压在一定范围内变化, 低输入电压时, 输出电压无法达到设定值, 需要减小 R_{CS} 电阻值, 保证提供足够的功率给后级。
- b) 若 CS 电阻取值太小, 从 MOS 管的开通充电回路②中可知, MOS 管上的峰值电流同样会太大, 比如 $R_{CS} = 0.01R$, 则 MOS 管 I_{DS} 峰值电流 $= 0.15/0.01 = 15A$, 对 MOS 管的电流冲击和电感过电流的要求均会提高, 设计不合理的情况下可能造成电感饱和、MOS 管的温升超过合理范围。建议设计 $R_{CS} \geq 0.01R$, $I_{DS} = 0.15/0.01 = 15A$, 过大的峰值电流, 需要的 MOS 管电流同样会增加, 成本增加很多。

⑤ Q: 输入和输出压差较小时, 输出电压不稳定或者输出不是设定值。

A: 由于芯片采用浮地架构, 芯片的供电是输出取电方式, 芯片供电的时间是在 MOS 管关断的时间内, 在压差较小时, 关断时间 T_{off} 很短, 这就可能会造成芯片供电不足, 观察输出电压可发现 V_{out} 电压会出现反复启动的现象, 这样就出现的输出电压不稳定, 这种现象在使用到低输出电压 ($V_o < 5V$ 应用) 更加明显, 为了保证有足够的供电时间, 建议 $V_{in} - V_o > 3V$, 且加大 VDD 电容器的容量, 从而保证模块在低输入电压的情况下可正常工作。

为了能够降低启动高电压可把 VDD 和 VCC 电容的容量增大, 这样在关断时间 T_{off} 内对 VDD 和 VCC 电容充的电荷, 在导通时间 T_{on} 不至于消耗殆尽, 从而保证芯片在整个周期内可正常工作, VDD 和 VCC 电容参数的选择见前章所写。

为了降低压差要求亦可降低启动电阻, 但是启动电阻降低, 输入高电压时的功耗会增加, 设计时需注意功耗。